



Pedro Juan López Rodríguez

Generado desde: Universitat Politècnica de València

Fecha del documento: 17/05/2024

v 1.4.0

c15dd5b41aa2c7850d1c1f3fafb3904a

Este fichero electrónico (PDF) contiene incrustada la tecnología CVN (CVN-XML). La tecnología CVN de este fichero permite exportar e importar los datos curriculares desde y hacia cualquier base de datos compatible. Listado de Bases de Datos adaptadas disponible en <http://cvn.fecyt.es/>

**C****V****n**

CURRÍCULUM VÍTAE NORMALIZADO

c15dd5b41aa2c7850d1c1f3fafb3904a

Pedro Juan López Rodríguez

Apellidos:

López Rodríguez

Nombre:

Pedro Juan



Actividad docente

Formación académica impartida

- 1** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Arquitectura e ingeniería de computadores
Titulación universitaria: Doble Titulación. Grado en Ingeniería Informática y Grado en Administración y Dirección de Empresas; Grado en Ingeniería Informática
Curso que se imparte: 2023
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 8
Entidad de realización: Universitat Politècnica de València
- 2** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Configuración, Administración y Utilización de Clusters de Computadores
Titulación universitaria: Máster Universitario en Computación en la Nube y de Altas Prestaciones / Cloud and High-Performance Computing; Máster Universitario en Ingeniería de Computadores y Redes
Curso que se imparte: 2023
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 6
Entidad de realización: Universitat Politècnica de València
- 3** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Arquitectura e ingeniería de computadores
Titulación universitaria: Grado en Ingeniería Informática
Curso que se imparte: 2022
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 9,75
Entidad de realización: Universitat Politècnica de València
- 4** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Configuración, Administración y Utilización de Clusters de Computadores
Titulación universitaria: Máster Universitario en Computación en la Nube y de Altas Prestaciones / Cloud and High-Performance Computing; Máster Universitario en Ingeniería de Computadores y Redes
Curso que se imparte: 2022
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 2
Entidad de realización: Universitat Politècnica de València
- 5** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Arquitectura e ingeniería de computadores
Titulación universitaria: Grado en Ingeniería Informática
Curso que se imparte: 2021
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 12
Entidad de realización: Universitat Politècnica de València



- 6** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Configuración, Administración y Utilización de Clusters de Computadores
Titulación universitaria: Máster Universitario en Computación en la Nube y de Altas Prestaciones / Cloud and High-Performance Computing; Máster Universitario en Ingeniería de Computadores y Redes
Curso que se imparte: 2021
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 1,85
Entidad de realización: Universitat Politècnica de València
- 7** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Arquitectura e ingeniería de computadores
Titulación universitaria: Grado en Ingeniería Informática
Curso que se imparte: 2020
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 10,5
Entidad de realización: Universitat Politècnica de València
- 8** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Configuración, Administración y Utilización de Clusters de Computadores
Titulación universitaria: Máster Universitario en Computación en la Nube y de Altas Prestaciones / Cloud and High-Performance Computing; Máster Universitario en Ingeniería de Computadores y Redes
Curso que se imparte: 2020
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 1,85
Entidad de realización: Universitat Politècnica de València
- 9** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Arquitectura e ingeniería de computadores
Titulación universitaria: Grado en Ingeniería Informática
Curso que se imparte: 2019
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 7,5
Entidad de realización: Universitat Politècnica de València
- 10** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Configuración, Administración y Utilización de Clusters de Computadores
Titulación universitaria: Máster Universitario en Ingeniería de Computadores y Redes
Curso que se imparte: 2019
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 1,85
Entidad de realización: Universitat Politècnica de València
- 11** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Arquitectura e ingeniería de computadores
Titulación universitaria: Grado en Ingeniería Informática
Curso que se imparte: 2018
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 8,25
Entidad de realización: Universitat Politècnica de València



- 12** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Configuración, Administración y Utilización de Clusters de Computadores
Titulación universitaria: Máster Universitario en Computación en la Nube y de Altas Prestaciones / Cloud and High-Performance Computing; Máster Universitario en Ingeniería de Computadores y Redes; Máster Universitario en Ingeniería Informática
Curso que se imparte: 2018
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 1,85
Entidad de realización: Universitat Politècnica de València
- 13** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Informática Industrial I
Titulación universitaria: Grado en Ingeniería Electrónica Industrial y Automática
Curso que se imparte: 2018
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 2,2
Entidad de realización: Universitat Politècnica de València
- 14** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Arquitectura e ingeniería de computadores
Titulación universitaria: Grado en Ingeniería Informática
Curso que se imparte: 2017
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 8,25
Entidad de realización: Universitat Politècnica de València
- 15** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Configuración, Administración y Utilización de Clusters de Computadores
Titulación universitaria: Máster Universitario en Computación Paralela y Distribuida; Máster Universitario en Ingeniería de Computadores y Redes
Curso que se imparte: 2017
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 1,85
Entidad de realización: Universitat Politècnica de València
- 16** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Informática Industrial I
Titulación universitaria: Grado en Ingeniería Electrónica Industrial y Automática
Curso que se imparte: 2017
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 2,2
Entidad de realización: Universitat Politècnica de València
- 17** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Arquitectura e ingeniería de computadores
Titulación universitaria: Grado en Ingeniería Informática
Curso que se imparte: 2016
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 8,25
Entidad de realización: Universitat Politècnica de València



- 18** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Configuración, Administración y Utilización de Clusters de Computadores
Titulación universitaria: Máster Universitario en Ingeniería de Computadores y Redes
Curso que se imparte: 2016
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 2
Entidad de realización: Universitat Politècnica de València
- 19** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Informática Industrial I
Titulación universitaria: Grado en Ingeniería Electrónica Industrial y Automática
Curso que se imparte: 2016
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 2,2
Entidad de realización: Universitat Politècnica de València
- 20** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Arquitectura e ingeniería de computadores
Titulación universitaria: Grado en Ingeniería Informática
Curso que se imparte: 2015
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 9,9
Entidad de realización: Universitat Politècnica de València
- 21** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Configuración, Administración y Utilización de Clusters de Computadores
Titulación universitaria: Máster Universitario en Ingeniería de Computadores y Redes
Curso que se imparte: 2015
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 2
Entidad de realización: Universitat Politècnica de València
- 22** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Arquitectura e ingeniería de computadores
Titulación universitaria: Grado en Ingeniería Informática
Curso que se imparte: 2014
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 5,12
Entidad de realización: Universitat Politècnica de València
- 23** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Configuración, Administración y Utilización de Clusters de Computadores
Titulación universitaria: Máster Universitario en Computación Paralela y Distribuida; Máster Universitario en Ingeniería de Computadores y Redes
Curso que se imparte: 2014
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 2
Entidad de realización: Universitat Politècnica de València



- 24** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Arquitectura e ingeniería de computadores
Curso que se imparte: 2013
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 2,48
Entidad de realización: Universitat Politècnica de València
- 25** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: CONFIGURACIÓN, ADMINISTRACIÓN Y UTILIZACIÓN DE CLUSTERS DE COMPUTADORES
Titulación universitaria: Máster Universitario en Computación Paralela y Distribuida; Máster Universitario en Ingeniería de Computadores; Programa de Doctorado en Informática
Curso que se imparte: 2013
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 4
Entidad de realización: Universitat Politècnica de València
- 26** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: Arquitectura e ingeniería de computadores
Curso que se imparte: 2012
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 7,42
Entidad de realización: Universitat Politècnica de València
- 27** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: CONFIGURACIÓN, ADMINISTRACIÓN Y UTILIZACIÓN DE CLUSTERS DE COMPUTADORES
Titulación universitaria: Máster Universitario en Computación Paralela y Distribuida; Máster Universitario en Ingeniería de Computadores
Curso que se imparte: 2012
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 4
Entidad de realización: Universitat Politècnica de València
- 28** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURA E INGENIERÍA DE COMPUTADORES
Curso que se imparte: 2011
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 3
Entidad de realización: Universitat Politècnica de València
- 29** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: CONFIGURACIÓN, ADMINISTRACIÓN Y UTILIZACIÓN DE CLUSTERS DE COMPUTADORES
Titulación universitaria: Máster Universitario en Ingeniería de Computadores
Curso que se imparte: 2011
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 2
Entidad de realización: Universitat Politècnica de València



- 30** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURA E INGENIERÍA DE COMPUTADORES
Titulación universitaria: I. Informático
Curso que se imparte: 2010
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 6
Entidad de realización: Universitat Politècnica de València
- 31** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: CONFIGURACIÓN, ADMINISTRACIÓN Y UTILIZACIÓN DE CLUSTERS DE COMPUTADORES
Titulación universitaria: Máster Universitario en Computación Paralela y Distribuida; Máster Universitario en Ingeniería de Computadores; Máster Universitario en Ingeniería del Software, Métodos Formales y Sistemas de Información
Curso que se imparte: 2010
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 2
Entidad de realización: Universitat Politècnica de València
- 32** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURA E INGENIERÍA DE COMPUTADORES
Curso que se imparte: 2009
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 8
Entidad de realización: Universitat Politècnica de València
- 33** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: CONFIGURACIÓN, ADMINISTRACIÓN Y UTILIZACIÓN DE CLUSTERS DE COMPUTADORES
Titulación universitaria: Máster Universitario en Computación Paralela y Distribuida; Máster Universitario en Ingeniería de Computadores; PROGRAMA DE DOCTORADO EN INFORMÁTICA
Curso que se imparte: 2009
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 2
Entidad de realización: Universitat Politècnica de València
- 34** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURA E INGENIERÍA DE COMPUTADORES
Curso que se imparte: 2008
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 7,5
Entidad de realización: Universitat Politècnica de València
- 35** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: CONFIGURACIÓN, ADMINISTRACIÓN Y UTILIZACIÓN DE CLUSTERS DE COMPUTADORES
Titulación universitaria: Máster Universitario en Computación Paralela y Distribuida; Máster Universitario en Ingeniería de Computadores
Curso que se imparte: 2008
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 2
Entidad de realización: Universitat Politècnica de València

**36 Tipo de docencia:** Docencia oficial**Nombre de la asignatura/curso:** ARQUITECTURA E INGENIERÍA DE COMPUTADORES**Curso que se imparte:** 2007**Tipo de horas/créditos ECTS:** Créditos**Nº de horas/créditos ECTS:** 10,5**Entidad de realización:** Universitat Politècnica de València**37 Tipo de docencia:** Docencia oficial**Nombre de la asignatura/curso:** CONFIGURACIÓN, ADMINISTRACIÓN Y UTILIZACIÓN DE CLUSTERS DE COMPUTADORES**Titulación universitaria:** Máster Universitario en Ingeniería de Computadores; Máster Universitario en Ingeniería del Software, Métodos Formales y Sistemas de Información**Curso que se imparte:** 2007**Tipo de horas/créditos ECTS:** Créditos**Nº de horas/créditos ECTS:** 3**Entidad de realización:** Universitat Politècnica de València**38 Tipo de docencia:** Docencia oficial**Nombre de la asignatura/curso:** INFORMÁTICA INDUSTRIAL**Curso que se imparte:** 2007**Tipo de horas/créditos ECTS:** Créditos**Nº de horas/créditos ECTS:** 3**Entidad de realización:** Universitat Politècnica de València**39 Tipo de docencia:** Docencia oficial**Nombre de la asignatura/curso:** ARQUITECTURA E INGENIERÍA DE COMPUTADORES**Curso que se imparte:** 2006**Tipo de horas/créditos ECTS:** Créditos**Nº de horas/créditos ECTS:** 10,5**Entidad de realización:** Universitat Politècnica de València**40 Tipo de docencia:** Docencia oficial**Nombre de la asignatura/curso:** CONFIGURACIÓN, ADMINISTRACIÓN Y UTILIZACIÓN DE CLUSTERS DE COMPUTADORES**Titulación universitaria:** Máster Universitario en Ingeniería de Computadores**Curso que se imparte:** 2006**Tipo de horas/créditos ECTS:** Créditos**Nº de horas/créditos ECTS:** 2,5**Entidad de realización:** Universitat Politècnica de València**41 Tipo de docencia:** Docencia oficial**Nombre de la asignatura/curso:** INFORMÁTICA INDUSTRIAL**Curso que se imparte:** 2006**Tipo de horas/créditos ECTS:** Créditos**Nº de horas/créditos ECTS:** 3**Entidad de realización:** Universitat Politècnica de València**42 Tipo de docencia:** Docencia oficial**Nombre de la asignatura/curso:** ARQUITECTURA E INGENIERÍA DE COMPUTADORES**Curso que se imparte:** 2005



Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 10,5
Entidad de realización: Universitat Politècnica de València

43 **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: CONFIGURACIÓN Y ADMINISTRACIÓN DE CLUSTERS DE PC'S
Curso que se imparte: 2005
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 2
Entidad de realización: Universitat Politècnica de València

44 **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: INFORMÁTICA INDUSTRIAL
Curso que se imparte: 2005
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 3
Entidad de realización: Universitat Politècnica de València

45 **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURA DE REDES DE ALTAS PRESTACIONES
Curso que se imparte: 2004
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 0,5
Entidad de realización: Universitat Politècnica de València

46 **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURA E INGENIERÍA DE COMPUTADORES
Curso que se imparte: 2004
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 15
Entidad de realización: Universitat Politècnica de València

47 **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: INFORMÁTICA INDUSTRIAL
Curso que se imparte: 2004
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 3
Entidad de realización: Universitat Politècnica de València

48 **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURA DE COMPUTADORES (I)
Curso que se imparte: 2003
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 7,5
Entidad de realización: Universitat Politècnica de València

49 **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURA DE COMPUTADORES (II)
Curso que se imparte: 2003
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 9



Entidad de realización: Universitat Politècnica de València

50 Tipo de docencia: Docencia oficial

Nombre de la asignatura/curso: ARQUITECTURA DE REDES DE ALTAS PRESTACIONES

Curso que se imparte: 2003

Tipo de horas/créditos ECTS: Créditos

Nº de horas/créditos ECTS: 1

Entidad de realización: Universitat Politècnica de València

51 Tipo de docencia: Docencia oficial

Nombre de la asignatura/curso: ARQUITECTURA DE COMPUTADORES (I)

Curso que se imparte: 2002

Tipo de horas/créditos ECTS: Créditos

Nº de horas/créditos ECTS: 7,5

Entidad de realización: Universitat Politècnica de València

52 Tipo de docencia: Docencia oficial

Nombre de la asignatura/curso: ARQUITECTURA DE COMPUTADORES (II)

Curso que se imparte: 2002

Tipo de horas/créditos ECTS: Créditos

Nº de horas/créditos ECTS: 9

Entidad de realización: Universitat Politècnica de València

53 Tipo de docencia: Docencia oficial

Nombre de la asignatura/curso: ARQUITECTURA DE COMPUTADORES (I)

Curso que se imparte: 2001

Tipo de horas/créditos ECTS: Créditos

Nº de horas/créditos ECTS: 6

Entidad de realización: Universitat Politècnica de València

54 Tipo de docencia: Docencia oficial

Nombre de la asignatura/curso: ARQUITECTURA DE COMPUTADORES (II)

Curso que se imparte: 2001

Tipo de horas/créditos ECTS: Créditos

Nº de horas/créditos ECTS: 9

Entidad de realización: Universitat Politècnica de València

55 Tipo de docencia: Docencia oficial

Nombre de la asignatura/curso: ARQUITECTURA DE COMPUTADORES (I)

Curso que se imparte: 2000

Tipo de horas/créditos ECTS: Créditos

Nº de horas/créditos ECTS: 7,5

Entidad de realización: Universitat Politècnica de València

56 Tipo de docencia: Docencia oficial

Nombre de la asignatura/curso: ARQUITECTURA DE COMPUTADORES (II)

Curso que se imparte: 2000

Tipo de horas/créditos ECTS: Créditos

Nº de horas/créditos ECTS: 10,5

Entidad de realización: Universitat Politècnica de València



- 57** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURA DE COMPUTADORES Y SISTEMAS OPERATIVOS - I
Curso que se imparte: 2000
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 1,5
Entidad de realización: Universitat Politècnica de València
- 58** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURA DE COMPUTADORES (I)
Curso que se imparte: 1999
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 6
Entidad de realización: Universitat Politècnica de València
- 59** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURA DE COMPUTADORES (II)
Curso que se imparte: 1999
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 6
Entidad de realización: Universitat Politècnica de València
- 60** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURA DE PROCESADORES DE ALTAS PRESTACIONES
Curso que se imparte: 1999
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 2
Entidad de realización: Universitat Politècnica de València
- 61** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURA DE COMPUTADORES (I)
Curso que se imparte: 1998
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 6
Entidad de realización: Universitat Politècnica de València
- 62** **Tipo de docencia:** Docencia oficial
Nombre de la asignatura/curso: ARQUITECTURA DE COMPUTADORES (II)
Curso que se imparte: 1998
Tipo de horas/créditos ECTS: Créditos
Nº de horas/créditos ECTS: 7,5
Entidad de realización: Universitat Politècnica de València

Dirección de tesis doctorales y/o proyectos fin de carrera

- 1** **Título del trabajo:** Diseño y configuración de un clúster Kubernetes
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: TORRES GUTIERREZ, JUAN CAMILO
Fecha de defensa: 12/07/2022
- 2** **Título del trabajo:** Soporte de Comunicación Eficiente en Plataforma de Entrenamiento Distribuido de Redes Neuronales
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: MOYA JIMENEZ, MIGUEL ANGEL DE
Fecha de defensa: 20/09/2021
- 3** **Título del trabajo:** Evaluación de aceleradores de inferencia para Deep Learning (Coral TPU Edge)
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: ZARCO ALVAREZ, JUAN
Fecha de defensa: 16/09/2021
- 4** **Título del trabajo:** Measuring and Controlling Multicore Contention in a RISC-V System-on-Chip
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: ANDREU CERREZO, PABLO
Fecha de defensa: 10/09/2021
- 5** **Título del trabajo:** Desarrollo de Soporte de Redes Recurrentes en Plataforma de Entrenamiento
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: DIAZ BOU, PERE
Fecha de defensa: 20/07/2021
- 6** **Título del trabajo:** Soporte Eficiente de Procesos de Inferencia en Plataformas Heterogéneas
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: IZNARDO RUIZ, ALEJANDRO
Fecha de defensa: 20/07/2021
- 7** **Título del trabajo:** Desarrollo de una interfaz web para un simulador de procesadores superescalares
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: RODRIGUEZ REAL, RAFAEL
Fecha de defensa: 17/09/2020
- 8** **Título del trabajo:** Cluster de alta disponibilidad y equilibrado de carga para la aplicación FarHos
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: FLORES SORIANO, PABLO



Fecha de defensa: 16/09/2020

- 9 Título del trabajo:** Design and implementation of a parameterized Out-of-Order RISC-V processor with a new toolflow
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: TAMARIT CAMARERO, CECILIO CESAR
Fecha de defensa: 11/09/2020
- 10 Título del trabajo:** Análisis del Rendimiento del Clúster "HimMUC"
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: TAMARIT CAMARERO, CECILIO CESAR
Fecha de defensa: 30/09/2019
- 11 Título del trabajo:** Sistemas de almacenamiento de datos en clusters de computadores
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: LANDAETA LEAL, ORLANDO ARTURO
Fecha de defensa: 17/09/2019
- 12 Título del trabajo:** Servidor de Internet de alta disponibilidad con equilibrado de carga
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: RAMOS MONTES, MARCOS
Fecha de defensa: 12/07/2018
- 13 Título del trabajo:** Improvement of interconnection networks for clusters: direct-indirect hybrid topology and HoL-blocking reduction routing
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Peñaranda Cebrián, Roberto
Calificación obtenida: SOBRESALIENTE (cum laude)
Fecha de defensa: 03/03/2017
Mención de calidad: Si
- 14 Título del trabajo:** Instalación, configuración y evaluación de un servidor de Internet de alta disponibilidad con equilibrado de carga basado en clúster
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: CARIÑANA ABASOLO, MARIO DAVID
Fecha de defensa: 28/09/2016
- 15 Título del trabajo:** Instalación, configuración y evaluación de un servidor web de alta disponibilidad con equilibrado de carga
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: LOPEZ PEREZ, MANUEL
Fecha de defensa: 09/09/2016



- 16** **Título del trabajo:** Instalación, configuración y evaluación de un cluster de cómputo
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: CLIMENT ANDRES, JORDI
Fecha de defensa: 09/09/2016
- 17** **Título del trabajo:** Configuración, optimización y evaluación de un servidor de alta disponibilidad con equilibrado de carga
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: JARAMILLO GAROFALO, ABRAHAM
Fecha de defensa: 08/07/2016
- 18** **Título del trabajo:** Una Nueva Familia de Topologías Indirectas, Eficientes y Tolerantes a Fallos
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Bermúdez Garzón, Diego Fernando
Calificación obtenida: SOBRESALIENTE (cum laude)
Fecha de defensa: 15/12/2015
Mención de calidad: Si
- 19** **Título del trabajo:** Desarrollo de un Procesador de Altas Prestaciones para una Arquitectura Multinúcleo en FPGAs #3
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: LOZANO TORRES, RAUL
Fecha de defensa: 14/07/2015
- 20** **Título del trabajo:** Desarrollo de un procesador de altas prestaciones para una arquitectura multinúcleo en FPGAs #1
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: GUAITA MASIA, FRANCISCO
Fecha de defensa: 14/07/2015
- 21** **Título del trabajo:** Desarrollo de un Procesador de Altas Prestaciones para una Arquitectura Multinúcleo en FPGAs #4
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: HOLLAND, MARK ANTONY
Fecha de defensa: 14/07/2015
- 22** **Título del trabajo:** Desarrollo de un procesador de altas prestaciones para una arquitectura multinúcleo en FPGAs #2
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: PICORNELL SANJUAN, TOMAS
Fecha de defensa: 14/07/2015



- 23** **Título del trabajo:** Técnicas de paralelización de código para robots basados en emociones
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: ALMENAR PEDROS, FRANCISCO
Fecha de defensa: 11/09/2014
- 24** **Título del trabajo:** INSTALACIÓN Y CONFIGURACIÓN DE UN CLUSTER DE ALTA DISPONIBILIDAD CON REPARTO DE CARGA
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: ALCANTARA ROA, LENIN ARTURO
Fecha de defensa: 28/02/2014
- 25** **Título del trabajo:** PLANIFICACIÓN DE CPUs DE MÁQUINAS VIRTUALES PARA COMUNICAR TAREAS PARALELAS
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: LEUYCKX, KEYNE LUC
Fecha de defensa: 25/09/2013
- 26** **Título del trabajo:** DESIGN OF EFFICIENT PACKET MARKING-BASED CONGESTION MANAGEMENT TECHNIQUES FOR CLUSTER INTERCONNECTS
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Ferrer Pérez, Joan Lluís
Calificación obtenida: APTO (cum laude)
Fecha de defensa: 11/12/2012
Mención de calidad: No
- 27** **Título del trabajo:** UNA NUEVA FAMILIA DE TOPOLOGÍAS HÍBRIDAS PARA LA INTERCONEXIÓN DE REDES DE GRAN ESCALA
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: PEÑARANDA CEBRIAN, ROBERTO
Fecha de defensa: 26/10/2012
- 28** **Título del trabajo:** Una estrategia para la reducción del consumo de potencia en redes de interconexión
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Alonso Díaz, Marina
Calificación obtenida: APTO (cum laude)
Fecha de defensa: 15/06/2012
Mención de calidad: No
- 29** **Título del trabajo:** ANALISIS DE TOPOLOGÍAS PARA REDES DE INTERCONEXIÓN DENTRO DEL CHIP
Tipo de proyecto: Trabajo conducente a obtención de DEA
Entidad de realización: Universitat Politècnica de València
Alumno/a: GILABERT VILLAMON, FRANCISCO
Calificación obtenida: 9.5
Fecha de defensa: 12/11/2010



- 30** **Título del trabajo:** Low-Memory Techniques for Routing and Fault-Tolerance on the Fat-Tree Topology
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Gómez Requena, Crispín
Calificación obtenida: SOBRESALIENTE CUM LAUDE
Fecha de defensa: 18/10/2010
Mención de calidad: Si
- 31** **Título del trabajo:** Out-of-Order Retirement of Instructions in Superscalar, Multithreaded, and Multicore Processors
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Ubal Tena, Rafael
Calificación obtenida: SOBRESALIENTE (cum laude)
Fecha de defensa: 06/07/2010
Mención de calidad: Si
- 32** **Título del trabajo:** TOLERANCIA A FALLOS EN TOPOLOGÍAS DE TIPO FAT-TREE
Tipo de proyecto: Trabajo conducente a obtención de DEA
Entidad de realización: Universitat Politècnica de València
Alumno/a: GOMEZ REQUENA, CRISPIN
Calificación obtenida: 10.0
Fecha de defensa: 02/04/2009
- 33** **Título del trabajo:** OUT-OF-ORDER RETIREMENT OF INSTRUCTIONS IN SUPERSCALAR AND MULTITHREADED PROCESSORS
Tipo de proyecto: Trabajo Fin de Máster
Entidad de realización: Universitat Politècnica de València
Alumno/a: UBAL TENA, RAFAEL
Fecha de defensa: 21/12/2007
- 34** **Título del trabajo:** "REDUCCIÓN DEL NÚMERO DE BITS DE ETIQUETA Y DATOS EN EL BTB PARA REDUCIR EL CONSUMO DINÁMICO, ESTÁTICO, EL ÁREA Y EL TIEMPO DE ACCESO."
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: TOMAS ARNAU, NOEL
Fecha de defensa: 03/12/2007
- 35** **Título del trabajo:** "TOLERANCIA A FALLOS EN TOPOLOGÍAS FAT-TREE"
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: GOMEZ REQUENA, CRISPIN
Fecha de defensa: 30/09/2005
- 36** **Título del trabajo:** "CONFIGURACIÓN DE UN CLUSTER".
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: GILABERT VILLAMON, FRANCISCO
Fecha de defensa: 28/09/2004



- 37** **Título del trabajo:** "HERRAMIENTA DE ADMINISTRACIÓN DE UN CLUSTER".
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: BRODIN TRUJILLANO, IGNACIO
Fecha de defensa: 12/07/2004
- 38** **Título del trabajo:** Una contribución al control de la congestión en redes de interconexión con conmutación wormhole.
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Baydal Cardona, María Elvira
Calificación obtenida: SOBRESALIENTE CUM LAUDE
Fecha de defensa: 31/01/2003
Mención de calidad: No
- 39** **Título del trabajo:** ARQUITECTURA DE INTERFAZ DE RED CON SOPORTE PARA CALIDAD DE SERVICIO (QOS)
Tipo de proyecto: Trabajo conducente a obtención de DEA
Entidad de realización: Universitat Politècnica de València
Alumno/a: MARTINEZ GONZALEZ, JUAN CARLOS
Calificación obtenida: 9.0
Fecha de defensa: 30/01/2002
- 40** **Título del trabajo:** Mejora de las prestaciones de las redes de estaciones de trabajo con encaminamiento fuente.
Tipo de proyecto: Tesis Doctoral
Entidad de realización: Universitat Politècnica de València
Alumno/a: Flich Cardo, José
Calificación obtenida: SOBRESALIENTE CUM LAUDE
Fecha de defensa: 09/03/2001
Mención de calidad: No
- 41** **Título del trabajo:** " REDES DE TELEFONÍA Y SU EVOLUCIÓN A REDES DE VOZ SOBRE IP Y ATM "
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: PERIBAÑEZ BERMEJO, ISMAEL
Fecha de defensa: 22/09/2000
- 42** **Título del trabajo:** " ANÁLISIS, DISEÑO E IMPLEMENTACIÓN DE UNA APLICACIÓN INFORMÁTICA PARA EL CONTROL Y LA GESTIÓN DE UN APARCAMIENTO "
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: CRESPO GARZON, JOSE ANTONIO
Fecha de defensa: 24/07/2000
- 43** **Título del trabajo:** " SISTEMA DE PLANIFICACIÓN Y CONTROL DE PRODUCCIÓN PARA EMPRESAS DE MECANIZADOS DE MATRICERÍA METÁLICA "
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: BAU GIMENEZ, JOSE-VICENTE
Fecha de defensa: 22/05/2000



- 44** **Título del trabajo:** " DESARROLLO DE UN PROCESADOR/POSTPROCESADOR PARA ENTORNOS DE PROGRAMACIÓN ASISTIDA EN SISTEMAS DE FABRICACIÓN FLEXIBLE "
- Tipo de proyecto:** Trabajo Fin de Grado
- Entidad de realización:** Universitat Politècnica de València
- Alumno/a:** CARCEL ALONSO, JOSE LUIS
- Fecha de defensa:** 22/09/1999
- 45** **Título del trabajo:** Mecanismos de soporte a la recuperación de bloqueos para redes de interconexión con conmutación wormhole
- Tipo de proyecto:** Tesis Doctoral
- Entidad de realización:** Universitat Politècnica de València
- Alumno/a:** Martínez Rubio, Juan Miguel
- Calificación obtenida:** SOBRESALIENTE CUM LAUDE
- Fecha de defensa:** 05/07/1999
- Mención de calidad:** No
- 46** **Título del trabajo:** " OBTENCIÓN DE TRAZAS : ESTUDIO Y DESARROLLO DE UNA HERRAMIENTA DE ANÁLISIS "
- Tipo de proyecto:** Trabajo Fin de Grado
- Entidad de realización:** Universitat Politècnica de València
- Alumno/a:** POZA LUJAN, JOSE LUIS
- Fecha de defensa:** 22/02/1999
- 47** **Título del trabajo:** "IMPLEMENTACIÓN DE UN SIMULADOR PARA EL COMPUTADOR DLX".
- Tipo de proyecto:** Trabajo Fin de Grado
- Entidad de realización:** Universitat Politècnica de València
- Alumno/a:** ALBERT ARCAS, JOSE VICENTE
- Fecha de defensa:** 02/10/1998
- 48** **Título del trabajo:** "IMPLEMENTACIÓN DE UN SIMULADOR PARA EL COMPUTADOR DLX/XU".
- Tipo de proyecto:** Trabajo Fin de Grado
- Entidad de realización:** Universitat Politècnica de València
- Alumno/a:** PANEQUE NAVARRO, JUAN JOSE
- Fecha de defensa:** 02/10/1998
- 49** **Título del trabajo:** "IMPLEMENTACIÓN DE UN SIMULADOR DEL PROCESADOR DLX SEGMENTADO CON GESTIÓN DINÁMICA DE INSTRUCCIONES Y ESPECULACIÓN".
- Tipo de proyecto:** Trabajo Fin de Grado
- Entidad de realización:** Universitat Politècnica de València
- Alumno/a:** MARTINEZ GONZALEZ, JUAN CARLOS
- Fecha de defensa:** 15/09/1998
- 50** **Título del trabajo:** "ANAL., DISEÑO E IMPLM. DE UN SISTEMA. DE ALIMENT. MANUAL/AUTOM. DE PIEZAS EN PUNTOS DE USO DE UNA LÍNEA DE MONTAJE DE VEHIC.,BASADO EN SEGM.. DIARIA/METOD
- Tipo de proyecto:** Trabajo Fin de Grado
- Entidad de realización:** Universitat Politècnica de València
- Alumno/a:** GISBERT GALIANA, FRANCISCO JAVIER
- Fecha de defensa:** 26/01/1998



- 51** **Título del trabajo:** "AUTOMATIZACION DE LA OPERACION Y MANTENIMIENTO DE CENTRALES TELEFONICAS DE CONMUTACION 5ESS".
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: COTINO BONDIA, VICENTE
Fecha de defensa: 16/04/1997
- 52** **Título del trabajo:** "SIMULADOR DEL COMPUTADOR VECTORIAL SEGMENTADO DLXV CON INTERFACE GRAFICA X-WINDOW".
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: SANCHEZ CARPENA, GRACIA
Fecha de defensa: 14/11/1996
- 53** **Título del trabajo:** "SIST. DE APOYO A LA CALIBRACION DE LOS EQUIPOS DE INSPECCION, MEDICION Y ENSAYO, DE ACUERDO A LOS REQUISITOS NORMAT. QUE EN MATER. DE CALID. MARCAN LAS NORMA.
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: BALLESTER CAÑIZARES, RAFAEL
Fecha de defensa: 24/07/1996
- 54** **Título del trabajo:** "DISEÑO DE UN PROCESADOR EDUCACIONAL BASADO EN COMPONENTES DISCRETOS".
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: COSTA MORALES, JUAN VICENTE
Fecha de defensa: 06/06/1996
- 55** **Título del trabajo:** "SIMULADOR DE UNA RED DE TRANSPUTERS BAJO ENTORNO WINDOWS".
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: IBAÑEZ LOPEZ, JESUS
Fecha de defensa: 25/09/1995
- 56** **Título del trabajo:** "FILTRADO EN TIEMPO REAL DE SEÑALES DE AUDIO MEDIANTE P.C.". **Tipo de proyecto:** Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: CERRO LOPEZ, JOSE JESUS
Fecha de defensa: 16/02/1995
- 57** **Título del trabajo:** "IMPLEMENTACION DE UNA RED DE TRANSPUTERS BASADA EN LAS TARJETAS DEL ATARI ATW 800 CONTROLADA DESDE UN COMPUTADNR DE TIPO PC".
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: GARCIA PIQUERAS, EMILIANO
Fecha de defensa: 28/09/1994
- 58** **Título del trabajo:** "DISEÑO HDL DE UN CIRCUITO DE COMUNICACIONES PARA MULTICOMPUTADORES".
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: FERRER PEREZ, JOAN LLUIS



Fecha de defensa: 14/09/1994

- 59 Título del trabajo:** DESARROLLO DE UN NUCLEO DE EJECUCION PARA UNA RED DE TRANSPUTERS CONTROLADA DESDE UN ORDENADOR PC.
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: CERVERA MATEU, ENRIQUE
Fecha de defensa: 29/03/1994
- 60 Título del trabajo:** "Informatización integral de una estación de servicio".
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: MARTINEZ RUBIO, JUAN-MIGUEL
Fecha de defensa: 13/09/1993
- 61 Título del trabajo:** "SIMULADOR DE MAQUINA VECTORIAL PARA PC BAJO ENTORNO WINDOWS".
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: CALPE LORENZO, ROBERTO
Fecha de defensa: 17/02/1993
- 62 Título del trabajo:** "PAQUETE PARA EL DESARROLLO DE PROGRAMAS EN LENGUAJE OCCAM SOBRE COMPUTADOR UNIX".
Tipo de proyecto: Trabajo Fin de Grado
Entidad de realización: Universitat Politècnica de València
Alumno/a: BELTRAN MARTINEZ, JUAN
Fecha de defensa: 11/02/1993

Tutorías académicas de estudiantes

- 1 Nombre del programa:** Tutor Prácticas en Empresa
Nº de alumnos/as tutelados/as: 4
- 2 Nombre del programa:** Tutor Prácticas en Empresa
Nº de alumnos/as tutelados/as: 1
- 3 Nombre del programa:** Tutor Prácticas en Empresa
Nº de alumnos/as tutelados/as: 1
- 4 Nombre del programa:** Tutor Prácticas en Empresa
Nº de alumnos/as tutelados/as: 7
- 5 Nombre del programa:** Tutor Prácticas en Empresa
Nº de alumnos/as tutelados/as: 5
- 6 Nombre del programa:** Tutor Prácticas en Empresa
Nº de alumnos/as tutelados/as: 2

Publicaciones docentes o de carácter pedagógico, libros, artículos, etc.

- 1** Ángel Francisco Perles Ivars; Juan Vicente Capella Hernández; Houcine Hassan Mohamed; Juan Miguel Martínez Rubio; Carlos Pascual Domínguez Montagud; José Albaladejo Meroño; Pedro Juan López Rodríguez; Luis Tomás Escolar Bartet. Actividades de informática industrial con el PC. Editorial UPV, 2008. ISBN REF.2008.248
Tipo de soporte: Libro
- 2** Pedro Juan López Rodríguez; Juan Miguel Martínez Rubio. SISTEMAS DIGITALES PROBLEMAS. Desconocido, 1991. ISBN @1448
Tipo de soporte: Libro
- 3** Pedro Juan López Rodríguez. Los grandes sistemas informáticos. Un viaje a la historia de la Informática. 9, pp. 103 - 112. Universidad Politécnica de Valencia, 2016. ISBN 978-84-9048-491-3
Tipo de soporte: Capítulos de libros

Participación en proyectos de innovación docente

Título del proyecto: Grupo de Innovación Docente UPV

Participación en congresos con ponencias orientadas a la formación docente

- 1** **Nombre del evento:** International Meeting Valencia Global 2010
Ciudad de celebración: Valencia, España,
Fecha de presentación: 22/10/2010
ALICE, An intensive program: Control Engineering and Embedded Systems.. pp. 1 - 17. Universidad Politécnica de Valencia, ISSN 978-84-608-1069-2
- 2** **Nombre del evento:** International Meeting Valencia Global 2010
Ciudad de celebración: Valencia, España,
Fecha de presentación: 22/10/2010
The "mini-project" based learning approach for electronic engineering studies. pp. 20 - 28. Universidad Politécnica de Valencia, ISSN 978-84-608-1069-2
- 3** **Nombre del evento:** VII Jornadas sobre la Enseñanza Universitaria de la Informática (JENUI 2001)
Ciudad de celebración: Palma de Mallorca, España,
Fecha de presentación: 16/07/2001
Enseñanza de mecanismos hardware de ejecución especulativa de instrucciones. pp. 86 - 90. Universidad de las Islas Baleares, ISSN 84-7632-657-2
- 4** **Nombre del evento:** VI Jornadas sobre la Enseñanza Universitaria de la Informática (JENUI 2000)
Ciudad de celebración: Alcalá de Henares, España,
Fecha de presentación: 25/09/2000
Simulador de un Computador Segmentado con Especulacion Hardware. pp. 53 - 66. Universidad de Alcalá, ISSN 84-8138-409-7

- 5 Nombre del evento:** VI Jornadas sobre la Enseñanza Universitaria de la Informática (JENUI 2000)
Ciudad de celebración: Alcalá de Henares, España,
Fecha de presentación: 25/09/2000
Simulador para la enseñanza de la planificación dinámica de instrucciones. pp. 129 - 135. Universidad de Alcalá, ISSN 84-8138-409-7
- 6 Nombre del evento:** VI Jornadas sobre la Enseñanza Universitaria de la Informática (JENUI 2000)
Ciudad de celebración: Alcalá de Henares, España,
Fecha de presentación: 25/09/2000
Win8086: Una herramienta para el análisis de la frecuencia de utilización de instrucciones 8086. pp. 74 - 80. Universidad de Alcalá, ISSN 84-8138-409-7
- 7 Nombre del evento:** Workshop on Computer Architecture Education (WCAE '98)
Ciudad de celebración: Barcelona, España,
Fecha de presentación: 27/06/1998
A Lab Course on Computer Architecture. pp. 1 - 6. WCAE, ISSN @
- 8 Nombre del evento:** 20th EAEEIE Annual Conference on Innovation in Education for Electrical and Information Engineering (EAEEIE 2009)
Ciudad de celebración: Valencia, España,
Fecha de presentación: 24/06/2009
Blogs and Multimedia Objects to Teach Industrial Informatics. pp. 1 - 9. EAEEIE, ISSN 9781424453863

Premios de innovación docente recibidos

- 1 Nombre del premio:** Premio a la excelencia docente ETSINF 2022-2023
Fecha de concesión: 2023
- 2 Nombre del premio:** MH 53946846 - Proy: Diseño y configuración de un clúster Kubernetes
Fecha de concesión: 2022
- 3 Nombre del premio:** MH 29222314 - Proy: Evaluación de aceleradores de inferencia para Deep Learning (Coral TPU Edge)
Fecha de concesión: 2021
- 4 Nombre del premio:** MH 53888770 - Proy: Measuring and Controlling Multicore Contention in a RISC-V System-on-Chip
Fecha de concesión: 2021
- 5 Nombre del premio:** MH 21007702 - Proy: Design and implementation of a parameterized Out-of-Order RISC-V processor with a new toolflow
Fecha de concesión: 2020
- 6 Nombre del premio:** MH 23851374 - Proy: Cluster de alta disponibilidad y equilibrado de carga para la aplicación FarHos
Fecha de concesión: 2020
- 7 Nombre del premio:** MH 21007702 - Proy: Análisis del Rendimiento del Clúster "HimMUC"
Fecha de concesión: 2019



- 8 Nombre del premio:** MH 24392106 - Proy: Servidor de Internet de alta disponibilidad con equilibrado de carga
Fecha de concesión: 2018
- 9 Nombre del premio:** MH P092010754 - Proy: Configuración, optimización y evaluación de un servidor de alta disponibilidad con equilibrado de carga
Fecha de concesión: 2016
- 10 Nombre del premio:** MH 48582699 - Proy: UNA NUEVA FAMILIA DE TOPOLOGÍAS HÍBRIDAS PARA LA INTERCONEXIÓN DE REDES DE GRAN ESCALA
Fecha de concesión: 2012
- 11 Nombre del premio:** MH 22585442 - Proy: TOLERANCIA A FALLOS EN TOPOLOGÍAS DE TIPO FAT-TREE
Fecha de concesión: 2009
- 12 Nombre del premio:** MH 24392227 - Proy: OUT-OF-ORDER RETIREMENT OF INSTRUCTIONS IN SUPERSCALAR AND MULTITHREADED PROCESSORS
Fecha de concesión: 2007
- 13 Nombre del premio:** MH 22585442 - Proy: "TOLERANCIA A FALLOS EN TOPOLOGÍAS FAT-TREE"
Fecha de concesión: 2005
- 14 Nombre del premio:** MH 22562179 - Proy: " OBTENCIÓN DE TRAZAS : ESTUDIO Y DESARROLLO DE UNA HERRAMIENTA DE ANÁLISIS "
Fecha de concesión: 1999
- 15 Nombre del premio:** MH 22569749 - Proy: "IMPLEMENTACIÓN DE UN SIMULADOR DEL PROCESADOR DLX SEGMENTADO CON GESTIÓN DINÁMICA DE INSTRUCCIONES Y ESPECULACIÓN".
Fecha de concesión: 1998
- 16 Nombre del premio:** MH 25421056 - Proy: "IMPLEMENTACIÓN DE UN SIMULADOR PARA EL COMPUTADOR DLX/XU".
Fecha de concesión: 1998
- 17 Nombre del premio:** MH 25421056 - Proy: "IMPLEMENTACIÓN DE UN SIMULADOR PARA EL COMPUTADOR DLX/XU".
Fecha de concesión: 1998
- 18 Nombre del premio:** MH 52741425 - Proy: "ANAL., DISEÑO E IMPLM. DE UN SISTEMA. DE ALIMENT. MANUAL/AUTOM. DE PIEZAS EN PUNTOS DE USO DE UNA LÍNEA DE MONTAJE DE VEHIC.,BASADO EN SEGM.. DIARIA/METOD
Fecha de concesión: 1998
- 19 Nombre del premio:** MH 22686270 - Proy: "AUTOMATIZACION DE LA OPERACION Y MANTENIMIENTO DE CENTRALES TELEFONICAS DE CONMUTACION 5ESS".
Fecha de concesión: 1997
- 20 Nombre del premio:** MH 22144772 - Proy: "SIMULADOR DEL COMPUTADOR VECTORIAL SEGMENTADO DLXV CON INTERFACE GRAFICA X-WINDOW".
Fecha de concesión: 1996



- 21** **Nombre del premio:** MH 22646859 - Proy: "SIST. DE APOYO A LA CALIBRACION DE LOS EQUIPOS DE INSPECCION, MEDICION Y ENSAYO, DE ACUERDO A LOS REQUISITOS NORMAT. QUE EN MATER. DE CALID. MARCAN LAS NORMA.
Fecha de concesión: 1996
- 22** **Nombre del premio:** MH 21493043 - Proy: "FILTRADO EN TIEMPO REAL DE SEÑALES DE AUDIO MEDIANTE P.C".
Fecha de concesión: 1995
- 23** **Nombre del premio:** MH 77508787 - Proy: "SIMULADOR DE UNA RED DE TRANSPUTERS BAJO ENTORNO WINDOWS".
Fecha de concesión: 1995
- 24** **Nombre del premio:** MH 18965649 - Proy: DESARROLLO DE UN NUCLEO DE EJECUCION PARA UNA RED DE TRANSPUTERS CONTROLADA DESDE UN ORDENADOR PC.
Fecha de concesión: 1994
- 25** **Nombre del premio:** MH 20005516 - Proy: "DISEÑO HDL DE UN CIRCUITO DE COMUNICACIONES PARA MULTICOMPUTADORES".
Fecha de concesión: 1994
- 26** **Nombre del premio:** MH 22684050 - Proy: "Informatización integral de una estación de servicio".
Fecha de concesión: 1993
- 27** **Nombre del premio:** MH 29163429 - Proy: "SIMULADOR DE MAQUINA VECTORIAL PARA PC BAJO ENTORNO WINDOWS".
Fecha de concesión: 1993
- 28** **Nombre del premio:** MH 22684050 - Proy: MULTIGRABADOR INTELIGENTE DE DISPOSITIVOS PROGRAMABLES
Fecha de concesión: 1988

Otras actividades/méritos no incluidos en la relación anterior

- 1** **Descripción de la actividad:** Algoritmo de Tomasulo
Fecha de finalización: 01/10/2018
- 2** **Descripción de la actividad:** Unidad de Instrucción Segmentada
Fecha de finalización: 01/10/2018
- 3** **Descripción de la actividad:** CURSO DE INFORMÁTICA INDUSTRIAL: APLICACIÓN CON EL MICROCONTROLADOR - Editorial Universitat Politècnica de València
Fecha de finalización: 06/02/2007

Experiencia científica y tecnológica

Grupos/equipos de investigación, desarrollo o innovación

Nombre del grupo: Grupo de Arquitecturas Paralelas - Dpto. De Informática De Sistemas Y Computadores

Actividad científica o tecnológica

Proyectos de I+D+i financiados en convocatorias competitivas de Administraciones o entidades públicas y privadas

- 1** **Nombre del proyecto:** HIGH PERFORMANCE, SAFE, SECURE, OPEN-SOURCE LEVERAGED RISC-V DOMAIN-SPECIFIC ECOSYSTEMS (101112274)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): Carles Hernández Luz
Nº de investigadores/as: 8
Entidad/es financiadora/s:
KEY DIGITAL TECHNOLOGIES JOINT UNDERTAKINING (KDT JU)
Fecha de inicio: 01/02/2024 **Duración:** 2 años - 2 meses - 29 días
Cuantía total: 271.250 €
- 2** **Nombre del proyecto:** Políticas de Calidad de Servicio en un Procesador RISC-V en Aplicaciones de Seguridad Funcional (CIACIF/2021/412)
Grado de contribución: Investigador/a
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): Pedro Juan López Rodríguez
Nº de investigadores/as: 3
Entidad/es financiadora/s:
GENERALITAT VALENCIANA
Fecha de inicio: 16/11/2022 **Duración:** 3 años - 11 meses - 29 días
Cuantía total: 119.247,62 €
- 3** **Nombre del proyecto:** ULTRA-ENERGY EFFICIENT AND SECURE NEUROMORPHIC SENSING AND PROCESSING AT THE ENDPOINT (101070679)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): Carles Hernández Luz
Nº de investigadores/as: 11
Entidad/es financiadora/s:
COMISION DE LAS COMUNIDADES EUROPEA
Fecha de inicio: 01/10/2022 **Duración:** 2 años - 11 meses - 29 días
Cuantía total: 485.812,5 €



- 4** **Nombre del proyecto:** TÉCNICAS INNOVADORAS PARA INFRAESTRUCTURAS, APLICACIONES Y SERVICIOS EN CENTROS DE DATOS Y SISTEMAS ALTAMENTE DISTRIBUIDOS (PID2021-123627OB-C51)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Julio Sahuquillo Borrás

Nº de investigadores/as: 15

Entidad/es financiadora/s:

AGENCIA ESTATAL DE INVESTIGACION

Fecha de inicio: 01/09/2022

Duración: 2 años - 11 meses - 30 días

Cuantía total: 242.000 €

- 5** **Nombre del proyecto:** ENABLING DYNAMIC AND INTELLIGENT WORKFLOWS IN THE FUTURE EUROHPCECOSYSTEM (955558)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Flich Cardo

Nº de investigadores/as: 9

Entidad/es financiadora/s:

COMISION DE LAS COMUNIDADES EUROPEA

Fecha de inicio: 01/01/2021

Duración: 3 años - 1 mes - 28 días

Cuantía total: 216.937,5 €

- 6** **Nombre del proyecto:** A COGNITIVE FRACTAL AND SECURE EDGE BASED ON AN UNIQUE OPEN-SAFE-RELIABLE-LOW POWER HARDWARE PLATFORM NODE (877056)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Carles Hernández Luz

Nº de investigadores/as: 8

Entidad/es financiadora/s:

ECSEL JOINT UNDERTAKING

Fecha de inicio: 01/09/2020

Duración: 2 años - 11 meses - 30 días

Cuantía total: 141.006,25 €

- 7** **Nombre del proyecto:** FRACTAL: A Cognitive Fractal and Secure EDGE-based on a unique Open-Safe-Reliable-Low Power Hardware Platform Node (PCI2020-112092/877056)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Carles Hernández Luz

Nº de investigadores/as: 7

Entidad/es financiadora/s:

AGENCIA ESTATAL DE INVESTIGACION

Fecha de inicio: 01/09/2020

Duración: 2 años - 11 meses - 29 días

Cuantía total: 128.920 €

- 8** **Nombre del proyecto:** SELENE: SELF-MONITORED DEPENDABLE PLATFORM FOR HIGH-PERFORMANCE SAFETY-CRITICAL SYSTEMS (871467)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Carles Hernández Luz

Nº de investigadores/as: 12

Entidad/es financiadora/s:

COMISION DE LAS COMUNIDADES EUROPEA

Fecha de inicio: 01/12/2019

Duración: 2 años - 11 meses - 29 días



Cuantía total: 483.360,9 €

- 9** **Nombre del proyecto:** TECNOLOGIAS INNOVADORAS DE PROCESADORES, ACELERADORES Y REDES, PARA CENTROS DE DATOS Y COMPUTACION DE ALTAS PRESTACIONES (RTI2018-098156-B-C51-AR)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín; Julio Sahuquillo Borrás
Nº de investigadores/as: 17
Entidad/es financiadora/s:
AGENCIA ESTATAL DE INVESTIGACION
Fecha de inicio: 01/01/2019 **Duración:** 3 años - 5 meses - 29 días
Cuantía total: 178.717 €
- 10** **Nombre del proyecto:** DEEP-LEARNING AND HPC TO BOOST BIOMEDICAL APPLICATIONS FOR HEALTH (825111)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Flich Cardo
Nº de investigadores/as: 12
Entidad/es financiadora/s:
COMISION DE LAS COMUNIDADES EUROPEA
Fecha de inicio: 01/01/2019 **Duración:** 3 años - 5 meses - 29 días
Cuantía total: 499.712,72 €
- 11** **Nombre del proyecto:** AYUDA JUAN DE LA CIERVA FORMACION-ANDUJAR MUÑOZ (FJCI-2015-26080)
Grado de contribución: Investigador/a
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): Pedro Juan López Rodríguez
Nº de investigadores/as: 2
Entidad/es financiadora/s:
MINISTERIO DE ASUNTOS ECONOMICOS Y TRANSFORMACION DIGITAL
Fecha de inicio: 16/12/2016 **Duración:** 2 años - 1 mes
Cuantía total: 50.000 €
- 12** **Nombre del proyecto:** TECNICAS PARA LA MEJORA DE LAS PRESTACIONES, COSTE Y CONSUMO DE ENERGIA DE LOS SERVIDORES. (TIN2015-66972-C5-1-R)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín
Nº de investigadores/as: 23
Entidad/es financiadora/s:
MINISTERIO DE ASUNTOS ECONOMICOS Y TRANSFORMACION DIGITAL
Fecha de inicio: 01/01/2016 **Duración:** 2 años - 11 meses - 30 días
Cuantía total: 201.344 €
- 13** **Nombre del proyecto:** AYUDA COMPLEMENTARIA DEL PROYECTO: MEJORA DE LA ARQUITECTURA DE SERVIDORES, SERVICIOS Y APLICACIONES. (ACOMP/2014/119)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín
Nº de investigadores/as: 11
Entidad/es financiadora/s:



GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2014**Duración:** 11 meses - 30 días**Cuantía total:** 7.200 €

- 14** **Nombre del proyecto:** INSTITUTO INTERUNIVERSITARIO DE INVESTIGACION E INNOVACION EN INGENIERIA INFORMATICA (IN6) (ISIC/2012/023)

Entidad de realización: Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** José Francisco Duato Marín**Nº de investigadores/as:** 6**Entidad/es financiadora/s:**

GENERALITAT VALENCIANA

Fecha de inicio: 14/02/2013**Duración:** 1 año - 10 meses - 17 días**Cuantía total:** 31.600 €

- 15** **Nombre del proyecto:** Mejora de la Arquitectura de Servidores, Servicios y Aplicaciones (TIN2012-38341-C04-01)

Entidad de realización: Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** José Francisco Duato Marín**Nº de investigadores/as:** 34**Entidad/es financiadora/s:**

MINISTERIO DE ASUNTOS ECONOMICOS Y TRANSFORMACION DIGITAL

Fecha de inicio: 01/01/2013**Duración:** 2 años - 11 meses - 30 días**Cuantía total:** 244.296 €

- 16** **Nombre del proyecto:** ARQUITECTURA DE ALTO RENDIMIENTO BASADA EN GPU COMO SOPORTE DE EJECUCIÓN DE PROCESOS EMOCIONALES ALTAMENTE PARALELIZABLES (SP20120833)

Entidad de realización: Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Houcine Hassan Mohamed**Nº de investigadores/as:** 8**Entidad/es financiadora/s:**

UNIVERSIDAD POLITECNICA DE VALENCIA

Fecha de inicio: 31/12/2012**Duración:** 1 año - 1 mes**Cuantía total:** 8.500 €

- 17** **Nombre del proyecto:** INSTITUTO INTERUNIVERSITARIO DE INVESTIGACION E INNOVACION EN INGENIERIA INFORMATICA (IN6) (ISIC/2012/023)

Entidad de realización: Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Federico Silla Jiménez**Nº de investigadores/as:** 6**Entidad/es financiadora/s:**

GENERALITAT VALENCIANA; GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2012**Duración:** 1 año - 1 mes - 13 días**Cuantía total:** 20.000 €

- 18** **Nombre del proyecto:** ARQUITECTURAS DE SERVIDORES, APLICACIONES Y SERVICIOS (ACOMP/2012/080)

Grado de contribución: Investigador/a**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** Pedro Juan López Rodríguez



Nº de investigadores/as: 12

Entidad/es financiadora/s:

GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2012

Duración: 11 meses - 30 días

Cuantía total: 8.000 €

19 Nombre del proyecto: ARQUITECTURA DE SERVIDORES, APLICACIONES Y SERVICIOS (TIN2009-14475-C04-01)

Grado de contribución: Investigador/a

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Pedro Juan López Rodríguez

Nº de investigadores/as: 38

Entidad/es financiadora/s:

MINISTERIO DE EDUCACION

Fecha de inicio: 01/01/2012

Duración: 11 meses - 30 días

Cuantía total: 0 €

20 Nombre del proyecto: EXTENSION DE LA TECNOLOGIA DE RED HYPERTRANSPORT PARA LA MEJORA DE LA ESCALABILIDAD DE LOS SERVIDORES DE INTERNET (PROMETEO/2008/060)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Federico Silla Jiménez

Nº de investigadores/as: 3

Entidad/es financiadora/s:

GENERALITAT VALENCIANA

Fecha de inicio: 27/12/2011

Duración: 6 meses - 3 días

Cuantía total: 101.000 €

21 Nombre del proyecto: ARQUITECTURAS FIABLES Y DE ALTAS PRESTACIONES PARA CENTROS DE PROCESO DE DATOS Y SERVIDORES DE INTERNET (ACOMP/2011/180)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín

Nº de investigadores/as: 6

Entidad/es financiadora/s:

GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2011

Duración: 11 meses - 30 días

Cuantía total: 15.000 €

22 Nombre del proyecto: PROPUESTA Y EVALUACION DE TOPOLOGIAS HIBRIDAS PARA REDES DE INTERCONEXION DE GRAN TAMAÑO (PAID-06-10-2370)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): María Engracia Gómez Requena

Nº de investigadores/as: 7

Entidad/es financiadora/s:

UNIVERSIDAD POLITECNICA DE VALENCIA

Fecha de inicio: 01/11/2010

Duración: 2 años - 11 meses - 10 días

Cuantía total: 15.000 €

- 23** **Nombre del proyecto:** ARQUITECTURA DE SERVIDORES, APLICACIONES Y SERVICIOS (TIN2009-14475-C04-01)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín
Nº de investigadores/as: 37
Entidad/es financiadora/s: MINISTERIO DE EDUCACION
Fecha de inicio: 01/01/2010 **Duración:** 3 años - 5 meses - 29 días
Cuantía total: 855.228 €
- 24** **Nombre del proyecto:** ARQUITECTURA FIABLE Y DE ALTAS PRESTACIONES PARA CENTROS DE PROCESO DE DATOS Y SERVIDORES DE INTERNET (ACOMP/2010/234)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín
Nº de investigadores/as: 4
Entidad/es financiadora/s: GENERALITAT VALENCIANA
Fecha de inicio: 01/01/2010 **Duración:** 11 meses - 30 días
Cuantía total: 14.500 €
- 25** **Nombre del proyecto:** EXTRACCION DINAMICA DEL PARALELISMO A NIVEL DE HEBRA EN PROCESADORES CLUSTERIZADOS (TIN2008-05338-E)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): Julio Sahuquillo Borrás
Nº de investigadores/as: 5
Entidad/es financiadora/s: MINISTERIO DE EDUCACION
Fecha de inicio: 01/07/2009 **Duración:** 1 año - 3 meses
Cuantía total: 30.000 €
- 26** **Nombre del proyecto:** ARQUITECTURAS FIABLES Y DE ALTAS PRESTACIONES PARA CENTROS DE PROCESO DE DATOS Y SERVIDORES DE INTERNET (ACOMP/2009/265)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín
Nº de investigadores/as: 22
Entidad/es financiadora/s: GENERALITAT VALENCIANA
Fecha de inicio: 01/01/2009 **Duración:** 1 año
Cuantía total: 18.000 €
- 27** **Nombre del proyecto:** EXTENSION DE LA TECNOLOGIA DE RED HYPERTRANSPORT PARA LA MEJORA DE LA ESCALABILIDAD DE LOS SERVIDORES DE INTERNET (PROMETEO/2008/060)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín
Nº de investigadores/as: 13
Entidad/es financiadora/s: GENERALITAT VALENCIANA
Fecha de inicio: 01/01/2008 **Duración:** 3 años - 11 meses - 26 días
Cuantía total: 754.500,9 €

- 28** **Nombre del proyecto:** ARQUITECTURAS SUPERESCALARES Y MULTIHILLO CON RETIRO DE INSTRUCCIONES DESORDENADO. (PAID-06-07-3281)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): Salvador Vicente Petit Martí
Nº de investigadores/as: 4
Entidad/es financiadora/s:
UNIVERSIDAD POLITECNICA DE VALENCIA
Fecha de inicio: 04/12/2007 **Duración:** 2 años
Cuantía total: 5.000 €
- 29** **Nombre del proyecto:** ARQUITECTURA DE SERVIDOR BASADA EN CLUSTER PARA APLICACIONES DE GENOMICA (PAID-05-06-6739)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): Antonio Robles Martínez
Nº de investigadores/as: 6
Entidad/es financiadora/s:
UNIVERSIDAD POLITECNICA DE VALENCIA
Fecha de inicio: 21/12/2006 **Duración:** 1 año
Cuantía total: 9.900 €
- 30** **Nombre del proyecto:** ARQUITECTURAS FIABLES Y DE ALTAS PRESTACIONES PARA CENTROS DE PROCESO DE DATOS Y SERVIDORES DE INTERNET (CSD2006-00046)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín
Nº de investigadores/as: 40
Entidad/es financiadora/s:
MINISTERIO DE EDUCACION
Fecha de inicio: 16/10/2006 **Duración:** 5 años - 8 meses - 30 días
Cuantía total: 1.655.000 €
- 31** **Nombre del proyecto:** MEJORA DE LA ARQUITECTURA DEL PROCESADOR Y DE LA RED DE INTERCONEXION DE LOS CLUSTERS DE PCS (TIN2006-15516-C04-01)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín
Nº de investigadores/as: 26
Entidad/es financiadora/s:
MINISTERIO DE EDUCACION
Fecha de inicio: 01/10/2006 **Duración:** 3 años - 1 mes - 29 días
Cuantía total: 326.700 €
- 32** **Nombre del proyecto:** SCALABLE COMPUTER ARCHITECTURE (027648)
Entidad de realización: Universitat Politècnica de València
Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín
Nº de investigadores/as: 18
Entidad/es financiadora/s:
COMISION DE LAS COMUNIDADES EUROPEA
Fecha de inicio: 01/01/2006 **Duración:** 4 años - 2 meses - 30 días
Cuantía total: 625.397,5 €

- 33** **Nombre del proyecto:** TECNICAS EFICIENTES DE CONTROL DE CONGESTION PARA LA MEJORA DE LAS PRESTACIONES DE LOS SERVIDORES DE INTERNET (PBC-05-005-2)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Flich Cardo

Nº de investigadores/as: 5

Entidad/es financiadora/s:

JUNTA DE COMUNIDADES DE CASTILLA LA MANCHA

Fecha de inicio: 01/01/2005

Duración: 3 años

Cuantía total: 16.100 €

- 34** **Nombre del proyecto:** ARQUITECTURA DE SERVIDOR BASADA EN CLUSTER PARA APLICACIONES DE GENOMICA (GEN2003-20237-C06-05/NAC)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Antonio Robles Martínez

Nº de investigadores/as: 6

Entidad/es financiadora/s:

MINISTERIO DE EDUCACION

Fecha de inicio: 01/09/2004

Duración: 3 años

Cuantía total: 52.900 €

- 35** **Nombre del proyecto:** MEJORA DE LAS PRESTACIONES Y ESCALABILIDAD DE LAS REDES DE INTERCONEXION PARA CLUSTERS DE PCS Y ENCAMINADORES IP (TIC2003-08154-C06-01)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín

Nº de investigadores/as: 20

Entidad/es financiadora/s:

MINISTERIO DE CIENCIA Y TECNOLOGIA

Fecha de inicio: 01/12/2003

Duración: 3 años - 2 meses

Cuantía total: 521.520 €

- 36** **Nombre del proyecto:** ARQUITECTURA DE SERVIDOR PARA UNA ESTACION DE ANALISIS BIOINFORMATICO (PPI05-03-4294)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín

Nº de investigadores/as: 3

Entidad/es financiadora/s:

UNIVERSIDAD POLITECNICA DE VALENCIA

Fecha de inicio: 18/07/2003

Duración: 2 años

Cuantía total: 10.000 €

- 37** **Nombre del proyecto:** AYUDA AL GRUPO: GRUPO DE ARQUITECTURAS PARALELAS (GRUPOS03/026)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín

Nº de investigadores/as: 17

Entidad/es financiadora/s:

GENERALITAT VALENCIANA; GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2003

Duración: 2 años



Cuantía total: 15.438,79 €

38 Nombre del proyecto: MEJORA DE LAS TECNOLOGIAS DE RED PARA SERVIDORES DE ALTAS PRESTACIONES Y BAJO COSTE (CTIDIB/2002/288)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Antonio Robles Martínez

Nº de investigadores/as: 6

Entidad/es financiadora/s:

GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2002

Duración: 2 años

Cuantía total: 21.737,97 €

39 Nombre del proyecto: 2001 INTERNATIONAL CONFERENCE ON PARALLEL PROCESSING (ORG01-17-91)

Grado de contribución: Investigador/a

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Pedro Juan López Rodríguez

Nº de investigadores/as: 2

Entidad/es financiadora/s:

UNIVERSIDAD POLITECNICA DE VALENCIA; GENERALITAT VALENCIANA

Fecha de inicio: 01/01/2001

Duración: 11 meses

Cuantía total: 5.108,6 €

40 Nombre del proyecto: MEJORA DE LAS PRESTACIONES Y SERVICIOS OFRECIDOS POR LAS REDES DE COMPUTADORES PERSONALES. DESARROLLO DE APLICACIONES MULTIMEDIA DISTRIBUIDAS (TIC2000-1151-C07-07)

Grado de contribución: Investigador/a

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Pedro Juan López Rodríguez

Nº de investigadores/as: 8

Entidad/es financiadora/s:

MINISTERIO DE CIENCIA Y TECNOLOGIA

Fecha de inicio: 28/12/2000

Duración: 3 años

Cuantía total: 113.759,56 €

41 Nombre del proyecto: SERVIDOR DE ALTAS PRESTACIONES Y BAJO COSTE (Desconocido)

Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín

Nº de investigadores/as: 10

Entidad/es financiadora/s:

MEC. DIRECCIÓN GENERAL DE ENSEÑANZA SUPERIOR E INVESTIGACIÓN CIENTÍFICA

Fecha de inicio: 31/12/1999

Duración: 2 años

Cuantía total: 185.412,23 €

42 Nombre del proyecto: DESARROLLO DE UN SERVIDOR DE ALTAS PRESTACIONES Y BAJO COSTE A PARTIR DE COMPONENTES PARA COMPUTADORES PERSONALES Y ESTACIONES DE TRABAJO (1FD97-2129)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín

Nº de investigadores/as: 14

Entidad/es financiadora/s:



MINISTERIO DE EDUCACION ; MINISTERIO DE HACIENDA Y ADMINISTRACIONES PUBLICAS

Fecha de inicio: 31/12/1999

Duración: 2 años

Cuantía total: 233.493,2 €

43 Nombre del proyecto: DESARROLLO DE TECNICAS DE ENCAMINAMIENTO PARA MULT (Desconocido)

Grado de contribución: Investigador/a

Nombres investigadores principales (IP, Co-IP,...): Pedro Juan López Rodríguez

Nº de investigadores/as: 3

Entidad/es financiadora/s:

CONSELLERIA DE CULTURA, EDUCACIÓN Y CIENCIA. D.G. DE ENSEÑANZAS UNIVERSITARIAS E INVESTIGACIÓN

Fecha de inicio: 01/01/1999

Duración: 2 años

Cuantía total: 1.983,34 €

44 Nombre del proyecto: DESARROLLO DE TECNICAS DE ENCAMINAMIENTO PARA MULT (GV98-15-50)

Grado de contribución: Investigador/a

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Pedro Juan López Rodríguez

Nº de investigadores/as: 4

Entidad/es financiadora/s:

GENERALITAT VALENCIANA

Fecha de inicio: 01/01/1999

Duración: 2 años

Cuantía total: 21.155,63 €

45 Nombre del proyecto: UNA RED DE ESTACIONES DE TRABAJO DE ALTAS PRESTACIONES Y BAJO COSTE (Desconocido)

Nº de investigadores/as: 8

Entidad/es financiadora/s:

Comisión Interministerial de Ciencia y Tecnología

Fecha de inicio: 25/07/1997

Duración: 3 años

Cuantía total: 140.306,28 €

46 Nombre del proyecto: UNA RED DE ESTACIONES DE TRABAJO DE ALTAS PRESTACIONES Y BAJO COSTE (TIC97-0897-C04-01)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín

Nº de investigadores/as: 13

Entidad/es financiadora/s:

MINISTERIO DE EDUCACION

Fecha de inicio: 25/07/1997

Duración: 2 años - 11 meses - 29 días

Cuantía total: 140.306,28 €

47 Nombre del proyecto: DESARROLLO DE TECNICAS DE ENCAMINAMIENTO ADAPTATIVO EN REDES ESTATICAS (Desconocido)

Nº de investigadores/as: 6

Entidad/es financiadora/s:

CICYT - 94

Fecha de inicio: 19/05/1994

Duración: 3 años



Cuantía total: 70.739,12 €

48 Nombre del proyecto: DESARROLLO DE TECNICAS DE ENCAMINAMIENTO ADAPTATIVO EN REDES ESTATICAS (TIC94-0510-C02-01)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín

Nº de investigadores/as: 7

Entidad/es financiadora/s:

MINISTERIO DE EDUCACION

Fecha de inicio: 19/05/1994

Duración: 2 años - 11 meses - 29 días

Cuantía total: 70.739,12 €

49 Nombre del proyecto: Arquitecturas paralelas orientadas al calculo matricial (TIC-91-1157-C03-03)

Entidad de realización: Universidad Politécnica de Valencia

Nombres investigadores principales (IP, Co-IP,...): José Francisco Duato Marín

Nº de investigadores/as: 6

Entidad/es financiadora/s:

Comisión Interministerial de Ciencia y Tecnología

Fecha de inicio: 06/08/1991

Duración: 3 años

Cuantía total: 41.770,34 €

Contratos, convenios o proyectos de I+D+i no competitivos con Administraciones o entidades públicas o privadas

1 Nombre del proyecto: EVALUACION DE SOFTWARE ABIERTO PARA EL EQUILIBRIO DE CARGA CON ALTA DISPONIBILIDAD

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Pedro Juan López Rodríguez

Nº de investigadores/as: 4

Entidad/es financiadora/s:

EDICOM CAPITAL SL

Fecha de inicio: 01/06/2015

Duración: 7 meses

Cuantía total: 35.252,41 €

2 Nombre del proyecto: PRESTACIONES DE SERVICIO DE PEDRO LOPEZ RODRIGUEZ

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Pedro Juan López Rodríguez

Nº de investigadores/as: 1

Entidad/es financiadora/s:

Desconocido

Fecha de inicio: 20/11/2006

Duración: 10 años - 1 mes - 10 días

3 Nombre del proyecto: 30TH INTERNATIONAL CONFERENCE ON PARALLEL PROCESSING (ICCP-2001) (TIC2000-2984-E)

Entidad de realización: Universitat Politècnica de València

Nombres investigadores principales (IP, Co-IP,...): Pedro Juan López Rodríguez

Nº de investigadores/as: 6

Entidad/es financiadora/s:



MINISTERIO DE CIENCIA Y TECNOLOGIA

Fecha de inicio: 06/01/2002**Duración:** 11 meses**Cuantía total:** 9.015,18 €**4 Nombre del proyecto:** SERVIDOR DE ALTAS PRESTACIONES Y BAJO COSTE (Desconocido)**Nombres investigadores principales (IP, Co-IP,...):** José Francisco Duato Marín**Nº de investigadores/as:** 10**Entidad/es financiadora/s:**

TISSAT

Fecha de inicio: 31/12/1999**Duración:** 2 años**Cuantía total:** 24.040,48 €**5 Nombre del proyecto:** DESARROLLO DE UN SERVIDOR DE ALTAS PRESTACIONES Y BAJO COSTE A PARTIR DE COMPONENTES PARA COMPUTADORES PERSONALES Y ESTACIONES DE TRABAJO (Nº PEDIDO 200.004)**Entidad de realización:** Universitat Politècnica de València**Nombres investigadores principales (IP, Co-IP,...):** José Francisco Duato Marín**Nº de investigadores/as:** 16**Entidad/es financiadora/s:**

TECNOLOGIA E ING.SISTEMAS Y SERV.AVANZ TELECOMUNIC, S.A.

Fecha de inicio: 31/12/1999**Duración:** 2 años**Cuantía total:** 24.040,48 €**Resultados****Propiedad industrial e intelectual****1 Título propiedad industrial registrada:** FAMILIA DE TOPOLOGÍAS HÍBRIDAS DE RED DE INTERCONEXIÓN PARA SUPERCOMPUTADORES, CENTROS DE PROCESO DE DATOS, SERVIDORES Y REDES DENTRO DEL CHIP**Tipo de propiedad industrial:** Patente de invención**Inventores/autores/obtentores:** Crispín Gómez Requena; María Engracia Gómez Requena; José Francisco Duato Marín; Pedro Juan López Rodríguez**Entidad titular de derechos:** UNIVERSIDAD POLITECNICA DE VALENCIA**Nº de solicitud:** P201031114**Fecha de registro:** 20/07/2010**2 Título propiedad industrial registrada:** Method and Switch for routing data packets in interconnection networks**Tipo de propiedad industrial:** Patente de invención**Inventores/autores/obtentores:** José Francisco Duato Marín; Francisco Gilabert Villamon; Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez**Entidad titular de derechos:** UNIVERSIDAD POLITECNICA DE VALENCIA**Nº de solicitud:** US2009005991

Actividades científicas y tecnológicas

Producción científica

Publicaciones, documentos científicos y técnicos

- 1** Francisco José Andújar Muñoz; Salvador Coll Arnau; Marina Alonso Díaz; Juan Miguel Martínez Rubio; Pedro Juan López Rodríguez; José Luis Sánchez García; Francisco José Alfaro Cortés. Energy efficient HPC network topologies with on/off links. Future Generation Computer Systems. 139, pp. 126 - 138. 2023. ISSN 0167-739X. DOI: 10.1016/j.future.2022.09.012
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 2** Ngan Thi Roan; Salvador Coll Arnau; Marina Alonso Díaz; Juan Miguel Martínez Rubio; Pedro Juan López Rodríguez; Francisco José Andújar Muñoz; Son Hoang Le; Manh Van Vu; Felorentin Smarandache. The Picture Fuzzy Distance Measure in Controlling Network Power Consumption. Journal of Fuzzy Extension & Applications. 1, pp. 148 - 168. 2020. ISSN 2717-3453. DOI: 10.22105/JFEA.2020.249183.1009
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 3** Francisco José Andújar Muñoz; Salvador Coll Arnau; Marina Alonso Díaz; Juan Miguel Martínez Rubio; Pedro Juan López Rodríguez; José Luis Sánchez García; F. J. ALFARO; RAÚL MARTÍNEZ MORAIS. Energy efficient torus networks with on/off links. Journal of Parallel and Distributed Computing. 130, pp. 37 - 49. 2019. ISSN 0743-7315. DOI: 10.1016/j.jpdc.2019.03.015
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 4** Francisco José Andújar Muñoz; Salvador Coll Arnau; Marina Alonso Díaz; Pedro Juan López Rodríguez; Juan Miguel Martínez Rubio. POWAR: Power-Aware Routing in HPC Networks with On/Off Links. ACM Transactions on Architecture and Code Optimization. 15, pp. 1 - 22. 2019. ISSN 1544-3566. DOI: 10.1145/3293445
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 5** Pedro Juan López Rodríguez; María Elvira Baydal Cardona. Teaching high-performance service in a cluster computing course. Journal of Parallel and Distributed Computing. 117, pp. 138 - 147. 2018. ISSN 0743-7315. DOI: 10.1016/j.jpdc.2018.02.027
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 6** Roberto Peñaranda Cebrián; María Engracia Gómez Requena; Pedro Juan López Rodríguez; Ernst Gunnar Gran; Tor Skeie. A fault-tolerant routing strategy for k-ary n-direct s-indirect topologies based on intermediate nodes. Concurrency and Computation: Practice and Experience. 29, pp. 1 - 11. 2017. ISSN 1532-0626. DOI: 10.1002/cpe.4065
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 7** Pedro Juan López Rodríguez; María Elvira Baydal Cardona. On a course on computer cluster configuration and administration. Journal of Parallel and Distributed Computing. 105, pp. 127 - 137. 2017. ISSN 0743-7315. DOI: 10.1016/j.jpdc.2017.01.009
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 8** Roberto Peñaranda Cebrián; Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez. XOR-based HoL-blocking Reduction Routing Mechanisms for Direct Networks. Parallel Computing. 67, pp. 57 - 74. 2017. ISSN 0167-8191. DOI: 10.1016/j.parco.2017.06.004
Tipo de producción: Artículo científico **Tipo de soporte:** Revista

- 9** Diego Fernando Bermudez Garzon; Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. A Family of Fault-Tolerant Efficient Indirect Topologies. IEEE Transactions on Parallel and Distributed Systems. 27, pp. 927 - 940. 2016. ISSN 1045-9219. DOI: 10.1109/TPDS.2015.2430863
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 10** Francisco Almenar Pedros; Carlos Pascual Domínguez Montagud; Houcine Hassan Mohamed; Juan Miguel Martínez Rubio; Pedro Juan López Rodríguez. Embedded GPU and multicore processors for emotional-based mobile robotic agents. Future Generation Computer Systems. 56, pp. 192 - 201. 2016. ISSN 0167-739X
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 11** Roberto Peñaranda Cebrián; Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. The k-ary n-direct s-indirect family of topologies for large-scale interconnection networks. The Journal of Supercomputing. 72, pp. 1035 - 1062. 2016. ISSN 0920-8542
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 12** Crispín Gómez Requena; Francisco Gilabert Villamon; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. A HoL-blocking aware mechanism for selecting the upward path in fat-tree topologies. The Journal of Supercomputing (Online). 71, pp. 2339 - 2364. 2015. ISSN 1573-0484. DOI: 10.1007/s11227-014-1303-x
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 13** Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. Design of Hybrid Second-Level Caches. IEEE Transactions on Computers. 64, pp. 1884 - 1897. 2015. ISSN 0018-9340
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 14** Marina Alonso Díaz; Salvador Coll Arnau; Juan Miguel Martínez Rubio; Vicente Santonja Gisbert; Pedro Juan López Rodríguez. Power consumption management in fat-tree interconnection networks. Parallel Computing. 48, pp. 59 - 80. 2015. ISSN 0167-8191. DOI: doi:10.1016/j.parco.2015.03.007
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 15** Salvador Vicente Petit Martí; Rafael Ubal Tena; Julio Sahuquillo Borrás; Pedro Juan López Rodríguez. Efficient Register Renaming and Recovery for High-Performance Processors. IEEE Transactions on Very Large Scale Integration (VLSI) Systems. 22, pp. 1506 - 1514. 2014. ISSN 1063-8210. DOI: 10.1109/TVLSI.2013.2270001
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 16** Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. Hardware-Based Generation of Independent Subtraces of Instructions in Clustered Processors. IEEE Transactions on Computers. 62, pp. 944 - 955. 2013. ISSN 0018-9340. DOI: 10.1109/TC.2012.42
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 17** Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; DAVID KAEI. A Sequentially Consistent Multiprocessor Architecture for Out-of-Order Retirement of Instructions. IEEE Transactions on Parallel and Distributed Systems. 23, pp. 1361 - 1368. 2012. ISSN 1045-9219. DOI: 10.1109/TPDS.2011.255
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 18** José Flich Cardo; Tor Skeie; ANDRES MEJIA; OLAV LYSNE; Pedro Juan López Rodríguez; Antonio Robles Martínez; José Francisco Duato Marín; MICHIOHIRO KOIBUCHI; Thomas Rokicki; Jose Carlos Sancho. A Survey and Evaluation of Topology-Agnostic Deterministic Routing Algorithms. IEEE Transactions on Parallel and Distributed Systems. 23, pp. 405 - 425. 2012. ISSN 1045-9219. DOI: 10.1109/TPDS.2011.190

**Tipo de producción:** Artículo científico**Tipo de soporte:** Revista

- 19** Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. Combining Recency of Information with Selective Random and a Victim Cache in Last-Level Caches. ACM Transactions on Architecture and Code Optimization. 9, pp. 1 - 20. 2012. ISSN 1544-3566. DOI: 10.1145/2355585.2355589

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 20** Alejandro Valero Bresó; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Pedro Juan López Rodríguez; José Francisco Duato Marín. Design, Performance, and Energy Consumption of eDRAM/SRAM Macrocells for L1 Data Caches. IEEE Transactions on Computers. 61, pp. 1231 - 1242. 2012. ISSN 0018-9340. DOI: 10.1109/TC.2011.138

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 21** Alejandro Valero Bresó; Julio Sahuquillo Borrás; Vicente Jesús Lorente Garcés; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. Impact on Performance and Energy of the Retention Time and Processor Frequency in L1 Macrocell-Based Data Caches. IEEE Transactions on Very Large Scale Integration (VLSI) Systems. 20, pp. 1108 - 1117. 2012. ISSN 1063-8210. DOI: 10.1109/TVLSI.2011.2142202

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 22** JOAN LLUIS FERRER PEREZ; María Elvira Baydal Cardona; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. Progressive Congestion Management Based on Packet Marking and Validation Techniques. IEEE Transactions on Computers. 61, pp. 1296 - 1309. 2012. ISSN 0018-9340. DOI: <http://doi.ieeecomputersociety.org/10.1109/TC.2011.146>

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 23** Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. How to reduce packet dropping in a bufferless NoC. Concurrency and Computation: Practice and Experience. 23, pp. 86 - 99. 2011. ISSN 1532-0626

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 24** Marina Alonso Díaz; Salvador Coll Arnau; Juan Miguel Martínez Rubio; Vicente Santonja Gisbert; Pedro Juan López Rodríguez; José Francisco Duato Marín. Power saving in regular interconnection networks. Parallel Computing. 36, pp. 696 - 712. 2010. ISSN 0167-8191. DOI: <http://dx.doi.org/10.1016/j.parco.2010.08.003>

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 25** Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Pedro Juan López Rodríguez; Rafael Ubal Tena; José Francisco Duato Marín. A Complexity-Effective Out-of-Order Retirement Microarchitecture. IEEE Transactions on Computers. 58, pp. 1626 - 1639. 2009. ISSN 0018-9340. DOI: <http://doi.ieeecomputersociety.org/10.1109/TC.2009.95>

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 26** Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. FT2EI: A Dynamic Fault-Tolerant Routing Methodology for Fat Trees with Exclusion Intervals. IEEE Transactions on Parallel and Distributed Systems. 20, pp. 802 - 817. 2009. ISSN 1045-9219

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 27** Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Houcine Hassan Mohamed; Pedro Juan López Rodríguez. POWER REDUCTION IN ADVANCED EMBEDDED IPC PROCESSORS. International Journal of Artificial Intelligence and Soft Computing. 15, pp. 495 - 507. 2009. ISSN 1755-4950

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 28** ANDRÉS MEJÍA GÓMEZ; M PALESI; José Flich Cardo; SHASHI KUMAR; Pedro Juan López Rodríguez; R HOLSMARK; José Francisco Duato Marín. Region-based Routing: A Mechanism to Support Efficient Routing Algorithms in NoCs. IEEE Transactions on Very Large Scale Integration (VLSI) Systems. 17, pp. 356 - 369. 2009. ISSN 1063-8210
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 29** Crispín Gómez Requena; Francisco Gilabert Villamon; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. Beyond Fat-tree: Unidirectional Load-Balanced Multistage Interconnection Network. IEEE Computer Architecture Letters. 7, pp. 49 - 52. 2008. ISSN 1556-6056. DOI: <http://doi.ieeecomputersociety.org/10.1109/L-CA.2008.8>
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 30** JOAN LLUIS FERRER PEREZ; María Elvira Baydal Cardona; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. On the influence of the Packet Marking and Injection Control Schemes in Congestion Management for MINs. Lecture Notes in Computer Science. 5168/200, pp. 930 - 939. 2008. ISSN 0302-9743. DOI: 10.1007/978-3-540-85451-7
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 31** Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. An Efficient Fault-Tolerant Routing Methodology for Fat-tree Interconnection Networks. Lecture Notes in Computer Science. pp. 509 - 522. 2007. ISSN 0302-9743
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 32** María Engracia Gómez Requena; NILS AGNE NORDBOTTEN; José Flich Cardo; Pedro Juan López Rodríguez; Antonio Robles Martínez; José Francisco Duato Marín; Tor Skeie; OLAV LYSNE. A Routing Methodology for Achieving Fault Tolerance in Direct Networks. IEEE Transactions on Computers. 55, pp. 400 - 415. 2006. ISSN 0018-9340
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 33** María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. An Efficient Fault-Tolerant Routing Strategy for Tori and Meshes. Scalable Computing: Practice and Experience. 7, pp. 51 - 59. 2006. ISSN electronica
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 34** María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. An Efficient Routing Strategy for Tori and Meshes. Journal of Parallel and Distributed Computing. 66, pp. 907 - 921. 2006. ISSN 0743-7315
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 35** Francisco Gilabert Villamon; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. On the Influence of the Selection Function on the Performance of Fat-trees. Lecture Notes in Computer Science. 4128/200, pp. 864 - 873. 2006. ISSN 0302-9743
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 36** María Elvira Baydal Cardona; Pedro Juan López Rodríguez; José Francisco Duato Marín. A Family of Mechanisms for Congestion Control in Wormhole Networks. IEEE Transactions on Parallel and Distributed Systems. 16, pp. 772 - 784. 2005. ISSN 1045-9219
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 37** MICHIIHIRO KOIBUCHI; Juan Carlos Martínez González; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. Enforcing in-order packet delivery in system area networks with adaptive routing. Journal of Parallel and Distributed Computing. 65, pp. 1223 - 1236. 2005. ISSN 0743-7315
Tipo de producción: Artículo científico **Tipo de soporte:** Revista

- 38** NILS AGNE NORDBOTTEN; María Engracia Gómez Requena; José Flich Cardo; Pedro Juan López Rodríguez; Antonio Robles Martínez; José Francisco Duato Marín; Tor Skeie; OLAV LYSNE. A Fully Adaptive Fault-Tolerant Routing Methodology. Lecture Notes in Computer Science. pp. 341 - 356. 2004. ISSN 0302-9743
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 39** María Engracia Gómez Requena; José Francisco Duato Marín; José Flich Cardo; Pedro Juan López Rodríguez; Antonio Robles Martínez; NILS AGNE NORDBOTTEN; OLAV LYSNE; Tor Skeie. A new adaptive fault-tolerant methodology for direct networks. Lecture Notes in Computer Science. pp. 462 - 473. 2004. ISSN 0302-9743
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 40** María Engracia Gómez Requena; José Francisco Duato Marín; José Flich Cardo; Pedro Juan López Rodríguez; Antonio Robles Martínez; NILS AGNE NORDBOTTEN; OLAV LYSNE; Tor Skeie. An Efficient Fault-Tolerant Routing Methodology for Meshes and Tori. Computer architecture letters. 3, pp. 10 - 13. 2004. ISSN ?????
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 41** Marina Alonso Díaz; Juan Miguel Martínez Rubio; Vicente Santonja Gisbert; Pedro Juan López Rodríguez. Reducing Power Consumption in Interconnection Networks by Dynamically Adjusting Link Width. Lecture Notes in Computer Science. 1, pp. 882 - 890. 2004. ISSN 0302-9743
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 42** Juan Carlos Martínez González; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. Supporting Adaptive Routing in IBA Switches. Journal of Systems Architecture. 49, pp. 441 - 456. 2004. ISSN 1383-7621
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 43** María Elvira Baydal Cardona; Pedro Juan López Rodríguez. A Robust Mechanism for Congestion Control:INC. Lecture Notes in Computer Science. 2790, pp. 958 - 968. 2003. ISSN 0302-9743
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 44** José Flich Cardo; Pedro Juan López Rodríguez; Manuel José Pérez Malumbres; José Francisco Duato Marín. Applying In-Transit Buffers to Boost the Performance of Networks with Source Routing. IEEE Transactions on Computers. 52, pp. 1134 - 1152. 2003. ISSN 0018-9340
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 45** Juan Miguel Martínez Rubio; Pedro Juan López Rodríguez; José Francisco Duato Marín. FC3D: FLOW CONTROL BASED DISTRIBUTED DEADLOCK DETECTION MECHANISM FOR TRUE FULLY ADAPTIVE ROUTING IN WORMHOLE NETWORKS. IEEE Transactions on Parallel and Distributed Systems. 14, pp. 765 - 779. 2003. ISSN 1045-9219
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 46** Pedro Juan López Rodríguez; José Flich Cardo; Antonio Robles Martínez. Low-Fragmentation Mapping Strategies for Linear Forwarding Tables in InfiniBand. Lecture Notes in Computer Science. pp. 947 - 957. 2003. ISSN 0302-9743
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 47** María Elvira Baydal Cardona; Pedro Juan López Rodríguez; José Francisco Duato Marín. Avoiding Network Congestion with Local Information. Lecture Notes in Computer Science. 2327, pp. 35 - 48. 2002. ISSN 0302-9743
Tipo de producción: Artículo científico **Tipo de soporte:** Revista
- 48** José Flich Cardo; Pedro Juan López Rodríguez; Manuel José Pérez Malumbres; José Francisco Duato Marín. Boosting the performance of Myrinet networks. IEEE Transactions on Parallel and Distributed Systems. 13, pp. 693 - 709. 2002. ISSN 1045-9219

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 49** María Elvira Baydal Cardona; Pedro Juan López Rodríguez; José Francisco Duato Marín. Congestion Control Based on Transmission Times. Lecture Notes in Computer Science. 2400, pp. 781 - 790. 2002. ISSN 0302-9743

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 50** María Engracia Gómez Requena; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. Evaluation of Routing Algorithms for InfiniBand Networks. Lecture Notes in Computer Science. 2400, pp. 775 - 780. 2002. ISSN 0302-9743

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 51** José Flich Cardo; Pedro Juan López Rodríguez; JOSÉ CARLOS SANCHO PITARCH; Antonio Robles Martínez; José Francisco Duato Marín. Improving InfiniBand Routing through Multiple Virtual Networks. Lecture Notes in Computer Science. 2327, pp. 49 - 63. 2002. ISSN 0302-9743

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 52** Juan Miguel Martínez Rubio; Pedro Juan López Rodríguez; José Francisco Duato Marín. A Cost-Effective Approach to Deadlock Handling in Wormhole Networks. IEEE Transactions on Parallel and Distributed Systems. 12, pp. 716 - 729. 2001. ISSN 1045-9219

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 53** José Flich Cardo; Manuel José Pérez Malumbres; Pedro Juan López Rodríguez; José Francisco Duato Marín. In-Transit Buffers: A Mechanism to Support Minimal Routing in Myrinet. IEEE Technical Committee on Computer Architecture Newsletter. 1, pp. 3 - 4. 2000. ISSN 7878778

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 54** Pedro Juan López Rodríguez; Rosa María Alcover Arandiga; José Francisco Duato Marín; Luisa Rosa Zúñica Ramajo. A Cost-effective Methodology for the Evaluation of Interconnection Networks. Journal of Systems Architecture. 44, pp. 815 - 830. 1998. ISSN 1383-7621

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 55** Federico Silla Jiménez; Manuel José Pérez Malumbres; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. Efficient adaptive routing in networks of workstations with irregular topology. Lecture Notes in Computer Science. pp. 46 - 60. 1997. ISSN 0302-9743

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 56** Pedro Juan López Rodríguez; Rosa María Alcover Arandiga; José Francisco Duato Marín; Luisa Rosa Zúñica Ramajo. A Methodology to Speed-up the Evaluation of Interconnection Networks. IEEE Technical Committee on Computer Architecture Newsletter. pp. 32 - 37. 1995. ISSN 7878778

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 57** Pedro Juan López Rodríguez; José Francisco Duato Marín. Deadlock-free fully-adaptive minimal routing algorithms: limitations and solutions. COMPUTERS AND ARTIFICIAL INTELLIGENCE. 14, pp. 105 - 125. 1995. ISSN 0232-0274

Tipo de producción: Artículo científico**Tipo de soporte:** Revista

- 58** Marco Aldinucci; David Atienza Alonso; Federico Bolelli; Mónica Caballero Galeote; Iacopo Colonnelli; José Flich Cardo; Jon Ander Gómez Adrian; David Gonzalez; Costantino Grana; Marco Grangetto; Simone Leo; Pedro Juan López Rodríguez; Dana Oniga; Roberto Paredes Palacios; Luca Pireddu. The DeepHealth Toolkit: A Key European Free and Open-Source Software for Deep Learning and Computer Vision Ready to Exploit Heterogeneous HPC and Cloud Architectures. Technologies and Applications for Big Data Value. 9, pp. 183 - 202. Springer, 2022. ISBN 978-3-030-78306-8

Tipo de producción: Capítulo de libro**Tipo de soporte:** Libro

- 59** José Flich Cardo; Marco Aldinucci; David Atienza Alonso; Federico Bolelli; M Caballero; Iacopo Colonnelli; Marco Grangetto; Simone Leo; Pedro Juan López Rodríguez. The DeepHealth Toolkit: A Key European Free and Open-Source Software for Deep Learning and Computer Vision Ready to Exploit Heterogeneous HPC and Cloud Architectures. Technologies and Applications for Big Data Value. 9, pp. 183 - 202. Springer, 2022. ISBN 978-3-030-78306-8
Tipo de producción: Capítulo de libro **Tipo de soporte:** Libro
- 60** Pedro Juan López Rodríguez. Routing (Including Deadlock Avoidance). Encyclopedia of Parallel Computing. R, pp. 1749 - 1756. Springer, 2011. ISBN 978-0-387-09765-7
Tipo de producción: Capítulo de libro **Tipo de soporte:** Libro
- 61** JOAN LLUIS FERRER PEREZ; María Elvira Baydal Cardona; Antonio Robles Martínez; Pedro Juan López Rodríguez. Design of Efficient Packet Marking-Based CMM for Cluster Interconnects. LAP Lambert Academic Publishing, 2013. ISBN 978-3-659-32453-6
Tipo de producción: Libro o monografía científica **Tipo de soporte:** Libro
- 62** Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez. Exploring the Fat-tree Topology for Routing and Fault-Tolerance. Scholar's Press, 2013. ISBN 978-3-639-51702-6
Tipo de producción: Libro o monografía científica **Tipo de soporte:** Libro

Trabajos presentados en congresos nacionales o internacionales

- 1** **Título del trabajo:** Diseño y Exploración de Aceleradores Hardware en la Plataforma SELENE
Nombre del congreso: VII Jornadas de Computación Empotrada y Reconfigurable. Jornadas SARTECO 2023
Ciudad de celebración: Ciudad Real, España,
Fecha de celebración: 22/09/2023
Pablo Andreu Cerezo; Tomás Picornell Sanjuan; Vastitas Kostalampros; Pedro Juan López Rodríguez; José Flich Cardo; Miquel Moreto; Carles Hernández Luz. "Actas de las Jornadas SARTECO 2023". pp. 117 - 122. Sociedad Española de Arquitectura y Tecnología de Computadores, ISSN 978-84-09-54466-0
- 2** **Título del trabajo:** End to end QoS for heterogeneous systems
Nombre del congreso: 19th International Summer School on Advanced Computer Architecture and Compilation for High-performance Embedded Systems (ACACES 2023)
Ciudad de celebración: Fiuggi, Italy,
Fecha de celebración: 15/07/2023
Pablo Andreu Cerezo; Carles Hernández Luz; Pedro Juan López Rodríguez. pp. 107 - 111.
- 3** **Título del trabajo:** Cuotas hardware para el despliegue de aplicaciones de alta criticidad en sistemas multiprocesador
Nombre del congreso: XXXII Jornadas de Paralelismo. Jornadas SARTECO 2022
Ciudad de celebración: Alicante, España,
Fecha de celebración: 23/09/2022
Pablo Andreu Cerezo; Carles Hernández Luz; Pedro Juan López Rodríguez. "Avances en arquitectura y tecnología de computadores: Actas de las Jornadas SARTECO 2022". pp. 313 - 317. Universidad de Alicante, ISSN 978-84-1302-185-0
- 4** **Título del trabajo:** Improving the Robustness of Redundant Execution with Register File Randomization
Nombre del congreso: IEEE/ACM International Conference On Computer-Aided Design (ICCAD 2021)
Ciudad de celebración: Munich, Germany,
Fecha de celebración: 04/11/2021

Ilya Tuzov; Pablo Andreu Cerezo; Laura Medina Chaveli; Tomás Picornell Sanjuan; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Flich Cardo; Carles Hernández Luz. "2021 IEEE/ACM International Conference On Computer-Aided Design (ICCAD)". pp. 1 - 9. IEEE, ISSN 978-1-6654-4507-8

5 Título del trabajo: On the Search of DNN Layers for Efficient Hardware Implementation of the Training Process

Nombre del congreso: Fifteenth International Summer School on Advanced Computer Architecture and Compilation for High-Performance and Embedded Systems (ACACES 2019)

Ciudad de celebración: Fiuggi, Italy,

Fecha de celebración: 20/07/2019

Vincenzo Scotti; José Flich Cardo; Pedro Juan López Rodríguez. pp. 91 - 94.

6 Título del trabajo: Analyzing topology parameters for achieving energy-efficient k-ary n-cubes

Nombre del congreso: 4th IEEE International Workshop on High-Performance Interconnection Networks in the Exascale and Big-Data Era (HiPINEB 2018)

Ciudad de celebración: Vienna, Austria,

Fecha de celebración: 24/02/2018

Francisco José Andújar Muñoz; Salvador Coll Arnau; Marina Alonso Díaz; Juan Miguel Martínez Rubio; Pedro Juan López Rodríguez; José Luis Sánchez García; Francisco José Alfaro Cortés; Raúl Martínez. "2018 IEEE 4th International Workshop on High-Performance Interconnection Networks in the Exascale and Big-Data Era (HiPINEB)". pp. 24 - 31. IEEE, ISSN 978-1-5386-5088-2

7 Título del trabajo: Una nueva metodología para encaminamiento tolerante a fallos en topologías KNS

Nombre del congreso: XXVII Jornadas de Paralelismo. Jornadas SARTECO 2016

Ciudad de celebración: Salamanca, Spain,

Fecha de celebración: 16/09/2016

Roberto Peñaranda Cebrián; Ernst Gunnar Gran; Tor Skeie; María Engracia Gómez Requena; Pedro Juan López Rodríguez. "Actas Jornadas SARTECO 2016". pp. 335 - 343. Universidad de Salamanca, ISSN 978-84-9012-626-4

8 Título del trabajo: A New Fault-Tolerant Routing Methodology for KNS Topologies

Nombre del congreso: 2nd IEEE International Workshop on High-Performance Interconnection Networks Towards the Exascale and Big-Data Era (HiPINEB 2016)

Ciudad de celebración: Barcelona, Spain,

Fecha de celebración: 12/03/2016

Roberto Peñaranda Cebrián; Ernst Gunnar Gran; Tor Skeie; María Engracia Gómez Requena; Pedro Juan López Rodríguez. "2016 2nd IEEE International Workshop on High-Performance Interconnection Networks Towards the Exascale and Big-Data Era". pp. 1 - 8. IEEE Computer Society Conference Publishing Services (CPS), ISSN 978-1-5090-2121-5

9 Título del trabajo: Reducción del HoL-blocking con encaminamiento adaptativo

Nombre del congreso: XXVI Jornadas de Paralelismo

Ciudad de celebración: Córdoba,

Fecha de celebración: 25/09/2015

Roberto Peñaranda Cebrián; Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez. "Actas-XXVI Edición de las Jornadas de Paralelismo (JP2015)". pp. 111 - 117. Pedro del Río Obejo (Copisterías Don Folio), ISSN 978-84-16017-52-2

10 Título del trabajo: Using GPU and SIMD Implementations to Improve Performance of Robotic Emotional Processes

Nombre del congreso: 17th IEEE International Conference on High Performance Computing and Communications (HPCC 2015)

Ciudad de celebración: New York, USA,

Fecha de celebración: 26/08/2015

ABEL MARTÍNEZ MARTÍNEZ; Carlos Pascual Domínguez Montagud; Houcine Hassan Mohamed; Juan Miguel Martínez Rubio; Pedro Juan López Rodríguez. "High Performance Computing and Communications (HPCC), 2015 IEEE 7th International Symposium on Cyberspace Safety and Security (CSS), 2015 IEEE 12th International Conference on Embedded Software and Systems (ICESSE), 2015 IEEE 17th International Conference on". pp. 1876 - 1881. IEEE, ISSN 978-1-4799-8936-2

11 Título del trabajo: Speeding-up the fault-tolerance analysis of interconnection networks

Nombre del congreso: International Conference on High Performance Computing & Simulation (HPCS 2015)

Ciudad de celebración: Amsterdam, the Netherlands,

Fecha de celebración: 24/07/2015

Diego Fernando Bermudez Garzon; Crispín Gómez Requena; Pedro Juan López Rodríguez; María Engracia Gómez Requena. "Proceedings of the 2015 International Conference on High Performance Computing & Simulation (HPCS 2015)". pp. 160 - 167. IEEE Catalog Number: CFP1578H-CDR, ISSN 978-1-4673-7811-6

12 Título del trabajo: XORAdap: A HoL-Blocking Aware Adaptive Routing Algorithm.

Nombre del congreso: 23rd Euromicro International Conference on Parallel, Distributed, and Network-Based Processing (PDP 2015)

Ciudad de celebración: Turku, Finland,

Fecha de celebración: 06/03/2015

Roberto Peñaranda Cebrián; Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez. "23rd Euromicro International Conference on Parallel, Distributed, and Network-Based Processing". pp. 48 - 52. Conference Publishing Services, ISSN 978-1-4799-8491-6

13 Título del trabajo: Cache Híbrida de Primer Nivel Tolerante a Fallos

Nombre del congreso: XXV Jornadas de Paralelismo

Ciudad de celebración: Valladolid, Spain,

Fecha de celebración: 19/09/2014

Vicente Jesús Lorente Garcés; Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XXV Jornadas de Paralelismo". pp. 353 - 359. Universidad de Valladolid, ISSN 978-84-697-0329-8

14 Título del trabajo: On the Reduction of HoL-blocking in Direct Topologies with Deterministic Routing

Nombre del congreso: XXV Jornadas de Paralelismo

Ciudad de celebración: Valladolid, Spain,

Fecha de celebración: 19/09/2014

Roberto Peñaranda Cebrián; Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XXV Jornadas de Paralelismo". pp. 423 - 432. Universidad de Valladolid, ISSN 978-84-697-0329-8

15 Título del trabajo: PROTOTIPO DE ROBOT DE SERVICIO PARA GUIADO DE PERSONAS POR VISION

Nombre del congreso: XXXV Jornadas de Automática

Ciudad de celebración: Valencia, España,

Fecha de celebración: 05/09/2014

ABEL MARTÍNEZ MARTÍNEZ; Houcine Hassan Mohamed; Carlos Pascual Domínguez Montagud; Pedro Juan López Rodríguez. "Actas de las XXXV Jornadas de Automática". pp. 1 - 7. Comité Español de Automática de la IFAC (CEA-IFAC), ISSN 978-84-697-0589-6

16 Título del trabajo: Embedded Multicore Processors and SIMD Instructions for Emotional-based Mobile Robotic Agents

Nombre del congreso: 16th IEEE International Conference on High Performance Computing and Communications (HPCC 2014)

Ciudad de celebración: Paris, France,

Fecha de celebración: 22/08/2014

Francisco Almenar Pedros; Carlos Pascual Domínguez Montagud; Juan Miguel Martínez Rubio; Houcine Hassan Mohamed; Pedro Juan López Rodríguez. "Proceedings of 16th IEEE International Conference on High Performance and Communications". pp. 1044 - 1051. IEEE, ISSN 978-1-4799-6123-8

17 Título del trabajo: HoL-blocking Avoidance Routing Algorithms in Direct Topologies

Nombre del congreso: 16th IEEE International Conference on High Performance Computing and Communications (HPCC 2014)

Ciudad de celebración: Paris, France,

Fecha de celebración: 22/08/2014

Roberto Peñaranda Cebrián; Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of 16th IEEE International Conference on High Performance and Communications". pp. 11 - 18. IEEE, ISSN 978-1-4799-6123-8

18 Título del trabajo: FT-RUFT: A Performance and Fault-tolerant Efficient Indirect Topology

Nombre del congreso: 22nd Euromicro International Conference on Parallel, Distributed, and Network-Based Processing (PDP 2014)

Ciudad de celebración: Turín,

Fecha de celebración: 14/02/2014

Diego Fernando Bermudez Garzon; Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "2014 22nd Euromicro International Conference on Parallel, Distributed, and Network-Based Processing". pp. 405 - 409. IEEE Computer Society Conference Publishing Services (CPS), ISSN 978-1-4799-2728-9

19 Título del trabajo: Deterministic versus adaptive routing in direct topologies

Nombre del congreso: XXIV Jornadas de Paralelismo

Ciudad de celebración: Madrid,

Fecha de celebración: 20/09/2013

Roberto Peñaranda Cebrián; Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XXIV Jornadas de Paralelismo". pp. 115 - 120. Universidad Complutense de Madrid, ISSN 978-84-695-8330-2

20 Título del trabajo: KNS: Familia de Topologías Híbridas para la Interconexión de Redes de Gran Escala

Nombre del congreso: XXIV Jornadas de Paralelismo

Ciudad de celebración: Madrid,

Fecha de celebración: 20/09/2013

Roberto Peñaranda Cebrián; Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XXIV Jornadas de Paralelismo". pp. 109 - 114. Universidad Complutense de Madrid, ISSN 978-84-695-8330-2

21 Título del trabajo: Prestaciones y consumo de caches híbridas variando la proporción de bancos SRAM

Nombre del congreso: XXIV Jornadas de Paralelismo

Ciudad de celebración: Madrid,

Fecha de celebración: 20/09/2013

Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XXIV Jornadas de Paralelismo". pp. 56 - 61. Universidad Complutense de Madrid, ISSN 978-84-695-8330-2

22 Título del trabajo: Topic 13: High-Performance Networks and Communication - (Introduction)

Nombre del congreso: 19th International European Conference on Parallel and Distributed Computing (Euro-Par 2013)

Ciudad de celebración: Aachen, Germany,

Fecha de celebración: 30/08/2013

OLAV LYSNE; Torsten Hoefler; Pedro Juan López Rodríguez; DAVIDE BERTOZZI. "Euro-Par 2013: Parallel Processing Workshops Lecture Notes in Computer Science, Vol. 8374". pp. 684 - 684. Springer, ISSN 978-3-642-54419-4

23 Título del trabajo: Deterministic Routing with HoL-Blocking-Awareness for Direct Topologies.

Nombre del congreso: International Conference on Computational Science (ICCS 2013): "Computation at the Frontiers of Science"

Ciudad de celebración: Barcelona,

Fecha de celebración: 07/06/2013

Roberto Peñaranda Cebrián; Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Procedia Computer Science". pp. 2521 - 2524. Elsevier, ISSN 1877-0509

24 Título del trabajo: Combining RAM technologies for hard-error recovery in L1 data caches working at very-low power modes

Nombre del congreso: Design, Automation and Test in Europe (DATE 2013)

Ciudad de celebración: Grenoble, France,

Fecha de celebración: 22/03/2013

Vicente Jesús Lorente Garcés; Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; RAMON CANAL; Pedro Juan López Rodríguez; José Francisco Duato Marín. "DATE 2013 : IEEE/ACM Design, Automation & Test in Europe Conference & Exhibition". pp. 83 - 88. IEEE, ACM, ISSN 978-3-9815370-0-0

25 Título del trabajo: IODET: A HoL-blocking-aware Deterministic Routing Algorithm for Direct Topologies

Nombre del congreso: 18th IEEE International Conference on Parallel and Distributed Systems (ICPADS 2012)

Ciudad de celebración: Singapur,

Fecha de celebración: 19/12/2012

Roberto Peñaranda Cebrián; Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "2012 IEEE 18th International Conference on Parallel and Distributed Systems". pp. 702 - 703. IEEE, ISSN 978-1-4673-4565-1

26 Título del trabajo: Analyzing the Optimal Ratio of SRAM Banks in Hybrid Caches

Nombre del congreso: 30th IEEE International Conference on Computer Design (ICCD 2012)

Ciudad de celebración: Montreal, Canada,

Fecha de celebración: 03/10/2012

Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "30th IEEE International Conference on Computer Design". pp. 297 - 302. IEEE, ISSN 978-1-4673-3050-3

27 Título del trabajo: Incremento en las prestaciones del algoritmo pMRU mediante el uso de una cache víctima

Nombre del congreso: XXIII Jornadas de Paralelismo

Ciudad de celebración: Elche,

Fecha de celebración: 21/09/2012

Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XXIII Jornadas de Paralelismo JP 2012". pp. 455 - 460. Universidad Miguel Hernández, ISSN 978-84-695-4471-6

28 Título del trabajo: Towards an Efficient Fat-Tree like Topology

Nombre del congreso: International European Conference on Parallel and Distributed Computing (Euro-Par 2012)



Ciudad de celebración: Rodas, Grecia,

Fecha de celebración: 31/08/2012

Crispín Gómez Requena; María Engracia Gómez Requena; Diego Fernando Bermudez Garzon; Pedro Juan López Rodríguez; José Francisco Duato Marín. "18th International Conference, Euro-Par 2012. Lecture Notes in Computer Science, Vol. 7484". pp. 716 - 728. Springer, ISSN 978-3-642-32820-6

29 Título del trabajo: A New Family of Hybrid Topologies for Large-Scale Interconnection Networks

Nombre del congreso: 11th Annual IEEE International Symposium on Network Computing and Applications (NCA 2012)

Ciudad de celebración: Cambridge, MA USA,

Fecha de celebración: 25/08/2012

Roberto Peñaranda Cebrián; Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "2012 IEEE 11th International Symposium on Network Computing and Applications". pp. 220 - 227. IEEE, ISSN 978-0-7685-4773-2

30 Título del trabajo: MRU-Tour: A Concept to be Applied in Last-Level Cache Replacement

Nombre del congreso: 8th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems

Ciudad de celebración: Fiuggi, Italia,

Fecha de celebración: 14/07/2012

Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "8th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems". pp. 119 - 122. Academia Press, ISSN 978-90-382-1987-5

31 Título del trabajo: MRU-Tour-based Replacement Algorithms for Last-Level Caches

Nombre del congreso: 23rd International Symposium on Computer Architecture and High Performance Computing (SBAC-PAD 2011)

Ciudad de celebración: Vitória, Espírito Santo, Brazil,

Fecha de celebración: 29/10/2011

Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings". pp. 112 - 119. IEEE Computer Society Press, ISSN 978-0-7695-4573-8

32 Título del trabajo: Improving Last-Level Cache Performance by Exploiting the Concept of MRU-Tour

Nombre del congreso: 20th International Conference on Parallel Architectures and Compilation Techniques (PACT 2011)

Ciudad de celebración: Galvestone Island, Texas, EEUU,

Fecha de celebración: 14/10/2011

Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings: 2011 International Conference on Parallel Architectures and Compilation Techniques". pp. 213 - 213. IEEE Computer Society, ISSN 978-0-7695-4566-0

33 Título del trabajo: A Cooperative and Scalable Built-In Self-Test Architecture for NoCs

Nombre del congreso: XXII Jornadas de Paralelismo (2011)

Ciudad de celebración: La Laguna (ESPAÑA),

Fecha de celebración: 07/09/2011

Crispín Gómez Requena; ALESSANDRO STRANO; DANIELE LUDOVICI; Michele Favalli; María Engracia Gómez Requena; DAVIDE BERTOZZI; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings". pp. 215 - 220. Servicio de Publicaciones. Universidad de La Laguna, Tenerife, ISSN 978-84-694-1791-1

- 34 Título del trabajo:** Algoritmo de reemplazo para cache de último nivel basado en periodos MRU
Nombre del congreso: XXII Jornadas de Paralelismo (2011)
Ciudad de celebración: La Laguna (ESPAÑA),
Fecha de celebración: 07/09/2011
Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings". pp. 557 - 562. Servicio de Publicaciones. Universidad de La Laguna, Tenerife, ISSN 978-84-694-1791-1
- 35 Título del trabajo:** Combining Technologies to Reduce Energy in L1 Data Caches
Nombre del congreso: 7th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems (ACACES 2011)
Ciudad de celebración: Fiuggi, Italy,
Fecha de celebración: 16/07/2011
Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. pp. 51 - 54.
- 36 Título del trabajo:** Out-of-Order Retirement of Instructions in Sequentially Consistent Multiprocessors
Nombre del congreso: XXVIII IEEE International Conference on Computer Design (ICCD 2010)
Ciudad de celebración: Amsterdam, Netherlands,
Fecha de celebración: 03/10/2010
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; DAVID KAEI. "Proceedings". pp. 1 - 8. IEEE Computer Society Press, ISSN 978-1-4244-8935-0
- 37 Título del trabajo:** Exploiting Subtrace-Level Parallelism in Clustered Processors
Nombre del congreso: 19th International Conference on Parallel Architectures and Compilation Techniques (PACT 2010)
Ciudad de celebración: Vienna, Austria,
Fecha de celebración: 11/09/2010
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings". pp. 555 - 556. ACM, ISSN 978-1-4503-0178-7
- 38 Título del trabajo:** Extracción automática de paralelismo en procesadores multi-cluster con trace cache
Nombre del congreso: XXI Jornadas de Paralelismo
Ciudad de celebración: Valencia, España,
Fecha de celebración: 07/09/2010
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Actas de las XXI Jornadas de Paralelismo". pp. 1 - 9. IBERGARCETA PUBLICACIONES, S.L., ISSN 978-84-92812-49-3
- 39 Título del trabajo:** Impacto en las prestaciones y energía de una cache de datos de primer nivel basada en macroceldas
Nombre del congreso: XXI Jornadas de Paralelismo
Ciudad de celebración: Valencia, España,
Fecha de celebración: 07/09/2010
Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XXI Jornadas de Paralelismo". pp. 1 - 9. IBERGARCETA PUBLICACIONES, S.L., ISSN 978-84-92812-49-3
- 40 Título del trabajo:** Sistema de Ahorro de Energía en Clusters HPC mediante el Apagado y Encendido Selectivo de Nodos en función de la Carga
Nombre del congreso: XXI Jornadas de Paralelismo
Ciudad de celebración: Valencia, España,

Fecha de celebración: 07/09/2010

Pedro Juan López Rodríguez; Vicente Santonja Gisbert. "Actas de las XXI Jornadas de Paralelismo". pp. 1 - 9. IBERGARCETA PUBLICACIONES, S.L., ISSN 978-84-92812-49-3

41 Título del trabajo: Techniques for Packet Dropping Reduction in a Bufferless NoC

Nombre del congreso: XXI Jornadas de Paralelismo

Ciudad de celebración: Valencia, España,

Fecha de celebración: 07/09/2010

Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez; J DUATO. "Actas de las XXI Jornadas de Paralelismo". pp. 1 - 9. IBERGARCETA PUBLICACIONES, S.L., ISSN 978-84-92812-49-3

42 Título del trabajo: Utilización de la herramienta Multi2Sim para la enseñanza universitaria en arquitectura del procesador

Nombre del congreso: XXI Jornadas de Paralelismo

Ciudad de celebración: Valencia, España,

Fecha de celebración: 07/09/2010

Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Actas de las XXI Jornadas de Paralelismo". pp. 1 - 9. IBERGARCETA PUBLICACIONES, S.L., ISSN 978-84-92812-49-3

43 Título del trabajo: A Scalable and Early Congestion Management for MINs

Nombre del congreso: 18th Euromicro Conference on Parallel, Distributed and Network-Based Computing (PDP 2010)

Ciudad de celebración: Pisa, Italia,

Fecha de celebración: 19/02/2010

JOAN LLUIS FERRER PEREZ; María Elvira Baydal Cardona; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 18th Euromicro Conference on Parallel, Distributed and Network-based Processing". pp. 43 - 50. IEEE Computer Society, ISSN 978-0-7695-3939-3

44 Título del trabajo: An Hybrid eDRAM/SRAM Macrocell to Implement First-Level Data Caches

Nombre del congreso: 42nd IEEE/ACM International Symposium on Microarchitecture (MICRO 2008)

Ciudad de celebración: New York, Estados Unidos,

Fecha de celebración: 12/12/2009

Alejandro Valero Bresó; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Vicente Jesús Lorente Garcés; RAMON CANAL; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings". pp. 213 - 221. IEEE Computer Society/ACM, ISSN 978-1-60558-798-1

45 Título del trabajo: A Power-aware Hybrid RAM-CAM Renaming Mechanism for Fast Recovery

Nombre del congreso: XXVII IEEE International Conference on Computer Design (ICCD 2009)

Ciudad de celebración: Lake Tahoe, Estados Unidos,

Fecha de celebración: 04/10/2009

Salvador Vicente Petit Martí; Rafael Ubal Tena; Julio Sahuquillo Borrás; Pedro Juan López Rodríguez. "Proceedings". pp. 150 - 157. IEEE Computer Society Press, ISSN 978-1-4244-5028-2

46 Título del trabajo: On the feasibility of fat-tree topologies for Networks-on-chip

Nombre del congreso: XX Jornadas de Paralelismo

Ciudad de celebración: La Coruña, España,

Fecha de celebración: 18/09/2009

Francisco Gilabert Villamon; DANIELE LUDOVICI; SIMONE MEDARDONI; Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez; G.N. GAYDADJIEV; DAVIDE BERTOZZI. "Actas

DE LAS XX JORNADAS DE PARALELISMO". pp. 183 - 188. Servicio de Publicaciones, Universidade da Coruña, ISSN 84-9749-346-8

- 47 Título del trabajo:** A Workload-Aware ROB Sharing Strategy for Multithreaded Processors
Nombre del congreso: XX Jornadas de Paralelismo
Ciudad de celebración: La Coruña, España,
Fecha de celebración: 18/09/2009
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Actas DE LAS XX JORNADAS DE PARALELISMO". pp. 189 - 194. Servicio de Publicaciones, Universidade da Coruña, ISSN 84-9749-346-8
- 48 Título del trabajo:** Memoria dinámica en caches de datos de primer nivel sin necesidad de refresco
Nombre del congreso: XX Jornadas de Paralelismo
Ciudad de celebración: La Coruña, España,
Fecha de celebración: 18/09/2009
Alejandro Valero Bresó; Vicente Jesús Lorente Garcés; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas DE LAS XX JORNADAS DE PARALELISMO". pp. 265 - 270. Servicio de Publicaciones, Universidade da Coruña, ISSN 84-9749-346-8
- 49 Título del trabajo:** RUFT: Reduced Unidirectional Fat-Tree
Nombre del congreso: XX Jornadas de Paralelismo
Ciudad de celebración: La Coruña, España,
Fecha de celebración: 18/09/2009
Crispín Gómez Requena; Francisco Gilabert Villamon; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas DE LAS XX JORNADAS DE PARALELISMO". pp. 213 - 218. Servicio de Publicaciones, Universidade da Coruña, ISSN 84-9749-346-8
- 50 Título del trabajo:** SEM: An Improved Congestion Management Mechanism for MINs
Nombre del congreso: XX Jornadas de Paralelismo
Ciudad de celebración: La Coruña, España,
Fecha de celebración: 18/09/2009
JOAN LLUIS FERRER PEREZ; María Elvira Baydal Cardona; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas DE LAS XX JORNADAS DE PARALELISMO". pp. 451 - 456. Servicio de Publicaciones, Universidade da Coruña, ISSN 84-9749-346-8
- 51 Título del trabajo:** An Efficient Low-Complexity Alternative to the ROB for Out-of-Order Retirement of Instructions
Nombre del congreso: 12th EUROMICRO Conference on Digital System Design Architectures, Methods and Tools (DSD 2009)
Ciudad de celebración: Patras, Grecia,
Fecha de celebración: 27/08/2009
Salvador Vicente Petit Martí; Rafael Ubal Tena; Julio Sahuquillo Borrás; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the DSD 2009". pp. 635 - 642. IEEE Computer Society Press, ISSN 978-0-7695-3782-5
- 52 Título del trabajo:** Paired ROB: A Cost-Effective Reorder Buffer Sharing Strategy for SMT Processors
Nombre del congreso: 15th International European Conference on Parallel and Distributed Computing (Euro-par 2009)
Ciudad de celebración: Delft, The Netherlands,
Fecha de celebración: 25/08/2009
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Proceedings". pp. 309 - 320. LNCS, ISSN 978-3-642-03868-6

- 53 Título del trabajo:** Assessing fat-tree topologies for regular network-on-chip design under nanoscale technology constraints
Nombre del congreso: 2009 Design, Automation and Test in Europe
Ciudad de celebración: Nice, France,
Fecha de celebración: 20/04/2009
DANIELE LUDOVICI; Francisco Gilabert Villamon; SIMONE MEDARDONI; Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez; G.N. GAYDADJIEV; DAVIDE BERTOZZI. "Proceedings". pp. 562 - 565. IEEE Computer Society, ISSN 978-1-4244-3781-8
- 54 Título del trabajo:** Analysis of Topologies in the Performance of On-Chip Networks
Nombre del congreso: 3rd Workshop on Interconnection Network Architectures: On-Chip, Multi-Chip (INA-OCMC 2009)
Ciudad de celebración: Paphos, Chipre,
Fecha de celebración: 25/01/2009
Francisco Gilabert Villamon; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Handouts of HiPEAC NoE". pp. 66 - 464. HiPEAC NoE,
- 55 Título del trabajo:** Butterfly vs. Unidirectional Fat-Trees for Networks-on-Chip: not a Mere Permutation of Outputs
Nombre del congreso: 3rd Workshop on Interconnection Network Architectures: On-Chip, Multi-Chip (INA-OCMC 2009)
Ciudad de celebración: Paphos, Chipre,
Fecha de celebración: 25/01/2009
DANIELE LUDOVICI; Francisco Gilabert Villamon; Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez; G.N. GAYDADJIEV. "Handouts of HiPEAC NoE". pp. 0 - 0. HiPEAC NoE,
- 56 Título del trabajo:** An Efficient Switching Technique for NoCs with Reduced Buffer Requirements
Nombre del congreso: 14th IEEE International Conference on Parallel and Distributed Systems
Ciudad de celebración: Melbourne, Australia,
Fecha de celebración: 08/12/2008
Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 14th IEEE International Conference on Parallel and Distributed Systems". pp. 713 - 720. IEEE Computer Society Press, ISSN 978-0-7695-3434-3
- 57 Título del trabajo:** RUFT: Simplifying the Fat-tree Topology
Nombre del congreso: 14th IEEE International Conference on Parallel and Distributed Systems
Ciudad de celebración: Melbourne, Australia,
Fecha de celebración: 08/12/2008
Crispín Gómez Requena; Francisco Gilabert Villamon; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 14th IEEE International Conference on Parallel and Distributed Systems". pp. 153 - 160. IEEE Computer Society Press, ISSN 978-0-7695-3434-3
- 58 Título del trabajo:** A Comparative Study of Congestion Management Mechanisms for MINs
Nombre del congreso: XIX Jornadas de Paralelismo
Ciudad de celebración: Castellón, España,
Fecha de celebración: 17/09/2008
JOAN LLUIS FERRER PEREZ; María Elvira Baydal Cardona; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las Jornadas". pp. 387 - 392. Publicacions de la Universitat Jaume I, ISSN 978-84-8021-676-0

- 59 Título del trabajo:** An experimental Framework to Simulate Sequential and Parallel Workloads in Multicore-Multithreaded Processors
Nombre del congreso: XIX Jornadas de Paralelismo
Ciudad de celebración: Castellón, España,
Fecha de celebración: 17/09/2008
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Actas de las Jornadas". pp. 1 - 9. Publicacions de la Universitat Jaume I, ISSN 978-84-8021-676-0
- 60 Título del trabajo:** BPS: A New Switching Technique for NoCs
Nombre del congreso: XIX Jornadas de Paralelismo
Ciudad de celebración: Castellón, España,
Fecha de celebración: 17/09/2008
Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las Jornadas". pp. 1 - 9. Publicacions de la Universitat Jaume I, ISSN 978-84-8021-676-0
- 61 Título del trabajo:** Decreasing the Tag and Data Length to Reduce the BTB Hot Spot
Nombre del congreso: XIX Jornadas de Paralelismo
Ciudad de celebración: Castellón, España,
Fecha de celebración: 17/09/2008
Noel Tomás Arnau; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Actas de las Jornadas". pp. 1 - 9. Publicacions de la Universitat Jaume I, ISSN 978-84-8021-676-0
- 62 Título del trabajo:** High-Dimensional Topologies for NoCs
Nombre del congreso: XIX Jornadas de Paralelismo
Ciudad de celebración: Castellón, España,
Fecha de celebración: 17/09/2008
Francisco Gilabert Villamon; SIMONE MEDARDONI; DAVIDE BERTOZZI; LUCA BENINI; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las Jornadas". pp. 0 - 0. Publicacions de la Universitat Jaume I, ISSN 978-84-8021-676-0
- 63 Título del trabajo:** On the Influence of the Packet Marking and Injection Control Schemes in Congestion Management for MINs
Nombre del congreso: The 14th International European Conference on Parallel and Distributed Computing (Euro-Par 2008)
Ciudad de celebración: Las Palmas de Gran Canaria, Es,
Fecha de celebración: 27/08/2008
JOAN LLUIS FERRER PEREZ; María Elvira Baydal Cardona; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the Euro-Par 2008. Lecture Notes in Computer Systems". pp. 930 - 939. Springer, ISSN 978-3-540-85450-0
- 64 Título del trabajo:** Reducing Packet Dropping in a Bufferless NoC
Nombre del congreso: The 14th International European Conference on Parallel and Distributed Computing (Euro-Par 2008)
Ciudad de celebración: Las Palmas de Gran Canaria, Es,
Fecha de celebración: 27/08/2008
Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the Euro-Par 2008. Lecture Notes in Computer Systems". pp. 899 - 909. Springer, ISSN 978-3-540-85450-0

- 65 Título del trabajo:** Reducing the Number of Bits in the BTB to Attack the Branch Predictor Hot-Spot
Nombre del congreso: The 14th International European Conference on Parallel and Distributed Computing (Euro-Par 2008)
Ciudad de celebración: Las Palmas de Gran Canaria, Es,
Fecha de celebración: 27/08/2008
Noel Tomás Arnau; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Proceedings of the Euro-Par 2008. Lecture Notes in Computer Systems". pp. 317 - 326. Springer, ISSN 978-3-540-85450-0
- 66 Título del trabajo:** Reducing the Buffer Requirements in On-Chip Networks
Nombre del congreso: 4th International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems (ACACES 2008)
Ciudad de celebración: L'Aquila, Italia,
Fecha de celebración: 13/07/2008
Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the ACACES 2008". pp. 255 - 258. HiPEAC NoE, ISSN 978-90-382-1288-3
- 67 Título del trabajo:** The Impact of Out-of-Order Commit in Coarse-Grain, Fine-Grain and Simultaneous Multithreaded Architectures
Nombre del congreso: 22nd International Parallel and Distributed Processing Symposium (IPDPS)
Ciudad de celebración: Miami, Estados Unidos,
Fecha de celebración: 14/04/2008
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the International Parallel and Distributed Processing Symposium". pp. 1 - 9. IEEE Computer Society, ISSN 978-1-4244-1694-3
- 68 Título del trabajo:** Exploring High-Dimensional Topologies for NoC Design Through an Integrated Analysis and Synthesis Framework
Nombre del congreso: 2nd IEEE International Symposium on Networks-on-Chip (NoCS 2008)
Ciudad de celebración: Newcastle, Reino Unido,
Fecha de celebración: 07/04/2008
Francisco Gilabert Villamon; SIMONE MEDARDONI; DAVIDE BERTOZZI; LUCA BENINI; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 2nd IEEE International Symposium on Networks-on-Chip (NoCS 2008)". pp. 107 - 116. IEEE Computer Society, ISSN 978-0-7695-3098-7
- 69 Título del trabajo:** Exploiting Wiring Resources on Interconnection Network: Increasing Path Diversity
Nombre del congreso: 16th Euromicro Conference on Parallel, Distributed and Network-based Processing (PDP 2008)
Ciudad de celebración: Toulouse, Francia,
Fecha de celebración: 13/02/2008
Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 16th Euromicro Conference on Parallel, Distributed and Network-based Processing". pp. 20 - 29. IEEE Computer Society, ISSN 0-7695-3089-3
- 70 Título del trabajo:** Evaluating Performance Potential of Function Level Parallelism
Nombre del congreso: 12th Workshop on the Interaction between Compilers and Computer Architecture (INTERACT-12)
Ciudad de celebración: Salt Lake City, Estados Unidos,
Fecha de celebración: 01/02/2008
David Yuste Romero; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings". pp. 1 - 10. --,

- 71 Título del trabajo:** BPS: A Bufferless Switching Technique for NoCs
Nombre del congreso: 2nd Workshop on Interconnection Network Architectures: On-Chip, Multi-Chip (INA-OCMC 2008)
Ciudad de celebración: Goteborg, Suecia,
Fecha de celebración: 27/01/2008
Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Handouts of HiPEAC NoE". pp. 10 - 15. HiPEAC NoE,
- 72 Título del trabajo:** Towards an Implementation-Aware Transaction-Level Modeling of On-Chip Networks for Fast and accurate Topology Exploration
Nombre del congreso: 2nd Workshop on Interconnection Network Architectures: On-Chip, Multi-Chip (INA-OCMC 2008)
Ciudad de celebración: Goteborg, Suecia,
Fecha de celebración: 27/01/2008
SIMONE MEDARDONI; Francisco Gilabert Villamon; DAVIDE BERTOZZI; María Engracia Gómez Requena; Pedro Juan López Rodríguez. "Handouts of HiPEAC NoE". pp. 0 - 1. HiPEAC NoE,
- 73 Título del trabajo:** Multi2Sim: a Simulation Framework to Evaluate Multicore-Multithreaded Processors
Nombre del congreso: 19th IEEE Symposium on Computer Architecture and High Performance Computing (SBAC-PAD 2006)
Ciudad de celebración: Gramado, Brasil,
Fecha de celebración: 24/10/2007
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Proceedings of the SBAC-PAD 2007". pp. 62 - 68. IEEE Computer Society Press, ISSN 0-7695-23014-1
- 74 Título del trabajo:** Leakage current reduction in data caches on embedded systems
Nombre del congreso: International Conference on Intelligent Pervasive Computing (IPC 2007)
Ciudad de celebración: Jeju island, Korea,
Fecha de celebración: 11/10/2007
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Houcine Hassan Mohamed; Pedro Juan López Rodríguez. "Proceedings of IPC-07". pp. 45 - 50. IEEE Computer society, ISSN 0769530060
- 75 Título del trabajo:** VB-MT: Design Issues and Performance of the Validation Buffer Microarchitecture for Multithreaded Processors
Nombre del congreso: 16th International Conference on Parallel Architectures and Compilation Technique (PACT 2007)
Ciudad de celebración: Brasov, Rumania,
Fecha de celebración: 15/09/2007
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 16th International Conference on Parallel Architectures and Compilation Technique (PACT 2007)". pp. 429 - 429. IEEE Computer Society, ISSN 0-7695-2944-5
- 76 Título del trabajo:** A First Approach to Non-Speculative Out-of-Order Instructions Retirement
Nombre del congreso: XVIII Jornadas de Paralelismo
Ciudad de celebración: Zaragoza, España,
Fecha de celebración: 12/09/2007
Rafael Ubal Tena; Salvador Vicente Petit Martí; Julio Sahuquillo Borrás; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XVIII Jornadas de Paralelismo, junto CEDI 2007". pp. 59 - 66. Servicio Publicaciones Universidad de Zaragoza, ISSN 978-84-9732-593-6

- 77 Título del trabajo:** A Routing Proposal to Tackle Unreliable Hardware in SoC
Nombre del congreso: XVIII Jornadas de Paralelismo
Ciudad de celebración: Zaragoza, España,
Fecha de celebración: 12/09/2007
ANDRÉS MEJÍA GÓMEZ; José Flich Cardo; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XVIII Jornadas de Paralelismo, junto CEDI 2007". pp. 817 - 824. Servicio Publicaciones Universidad de Zaragoza, ISSN 978-84-9732-593-6
- 78 Título del trabajo:** Deterministic Routing Algorithm for Fat-Trees
Nombre del congreso: XVIII Jornadas de Paralelismo
Ciudad de celebración: Zaragoza, España,
Fecha de celebración: 12/09/2007
Francisco Gilabert Villamon; Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XVIII Jornadas de Paralelismo, junto CEDI 2007". pp. 407 - 414. Servicio Publicaciones Universidad de Zaragoza, ISSN 978-84-9732-593-6
- 79 Título del trabajo:** Function Level Parallelism: a First Approach
Nombre del congreso: XVIII Jornadas de Paralelismo
Ciudad de celebración: Zaragoza, España,
Fecha de celebración: 12/09/2007
David Yuste Romero; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XVIII Jornadas de Paralelismo, junto CEDI 2007". pp. 843 - 849. Servicio Publicaciones Universidad de Zaragoza, ISSN 978-84-9732-593-6
- 80 Título del trabajo:** Reducing Power Consumption in Fat-Tree Networks using On/Off Links
Nombre del congreso: XVIII Jornadas de Paralelismo
Ciudad de celebración: Zaragoza, España,
Fecha de celebración: 12/09/2007
Marina Alonso Díaz; Salvador Coll Arnau; Vicente Santonja Gisbert; Juan Miguel Martínez Rubio; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XVIII Jornadas de Paralelismo, junto CEDI 2007". pp. 237 - 244. Servicio Publicaciones Universidad de Zaragoza, ISSN 978-84-9732-593-6
- 81 Título del trabajo:** Power-Aware Fat-Tree Networks Using On/Off Links
Nombre del congreso: Third International Conference on High Performance Computing and Communications (HPCC 2007)
Ciudad de celebración: Houston, Estados Unidos,
Fecha de celebración: 08/09/2007
Marina Alonso Díaz; Salvador Coll Arnau; Vicente Santonja Gisbert; Juan Miguel Martínez Rubio; Pedro Juan López Rodríguez; José Francisco Duato Marín. "High Performance Computing and Communications. Lecture Notes in Computer Science, Vol. 4782/2007". pp. 472 - 483. Springer, ISSN 978-3-540-75443-5
- 82 Título del trabajo:** Performance Analysis of Multidimensional Topologies for NoC
Nombre del congreso: 3rd International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems (ACACES 2007)
Ciudad de celebración: L'Aquila, Italia,
Fecha de celebración: 15/07/2007
Francisco Gilabert Villamon; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of ACACES 2007". pp. 4 - 7. HiPEAC NoE, ISSN 9789038211275
- 83 Título del trabajo:** The Validation Buffer Microarchitecture for Multithreaded Processors
Nombre del congreso: 3rd International Summer School on Advanced Computer Architecture and Compilation for Embedded Systems (ACACES 2007)

Ciudad de celebración: L'Aquila, Italia,

Fecha de celebración: 15/07/2007

Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of ACACES 2007". pp. 131 - 134. HiPEAC NoE, ISSN 9789038211275

84 Título del trabajo: Region-Based Routing. An Efficient Routing Mechanism to Tackle Unreliable Hardware in Networks on Chip

Nombre del congreso: 1st IEEE International Symposium on Networks-on-Chip (NoCS 2007)

Ciudad de celebración: Princeton, Estados Unidos,

Fecha de celebración: 01/04/2007

José Flich Cardo; ANDRÉS MEJÍA GÓMEZ; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of 1st Annual International Symposium on Networks-on-Chip". pp. 183 - 194. IEEE Computer Society, ISSN 0-7695-2773-6

85 Título del trabajo: Deterministic versus Adaptive Routing in Fat-Trees

Nombre del congreso: Workshop on Communication Architecture for Clusters (CAC 2007)

Ciudad de celebración: Long Beach, Estados Unidos,

Fecha de celebración: 26/03/2007

Crispín Gómez Requena; Francisco Gilabert Villamon; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the International Parallel and Distributed Processing Symposium". pp. 50 - 66. IEEE Computer Society, ISSN 1-4244-0909-8

86 Título del trabajo: Congestion Management in MINs through Marked and Validated Packets

Nombre del congreso: 15th Euromicro Conference on Parallel, Distributed and Network-Based Processing (PDP 2007)

Ciudad de celebración: Nápoles, Italia,

Fecha de celebración: 07/02/2007

JOAN LLUIS FERRER PEREZ; María Elvira Baydal Cardona; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 15th Euromicro International Conference on Parallel, Distributed and Network-Based Processing". pp. 254 - 261. IEEE Computer Society, ISSN 978-0-7695-2784-0

87 Título del trabajo: Towards an Efficient Switch Architecture for High-Radix Switches

Nombre del congreso: ACM/IEEE Symposium on Architectures for Networking and Communications Systems (ANCS 2006)

Ciudad de celebración: San Jose, Estados Unidos,

Fecha de celebración: 04/12/2006

Gaspar Mora Porta; José Flich Cardo; José Francisco Duato Marín; María Elvira Baydal Cardona; Pedro Juan López Rodríguez; OLAV LYSNE. "Proceedings of ANCS 2006". pp. 11 - 20. ACM, IEEE Computer Society, ISSN 1-59593-580

88 Título del trabajo: APPLYING THE ZEROS SWITCH-OFF TECHNIQUE TO REDUCE STATIC ENERGY IN DATA CACHES

Nombre del congreso: 18th IEEE Symposium on Computer Architecture and High Performance Computing (SBAC-PAD 2006)

Ciudad de celebración: OURO Preto, Brasil,

Fecha de celebración: 17/10/2006

Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Proceedings of the SBAC-PAD 2006". pp. 133 - 140. IEEE Press, ISSN 0-7695-2704-3

- 89 Título del trabajo:** A Dynamic and Compact Fault-Tolerant Strategy for Fat-tree
Nombre del congreso: IFIP International Conference on Network and Parallel Computing (NPC 2006)
Ciudad de celebración: tokio, Japón,
Fecha de celebración: 04/10/2006
Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 2006 IFIP International Conference on Network and Parallel Computing". pp. 166 - 170. The International Federation for Information Processing, ISSN pendent
- 90 Título del trabajo:** EXPLOITING ZERO-BIT PATTERNS TO REDUCE STATIC ENERGY IN DATA CACHES
Nombre del congreso: XVII Jornadas de Paralelismo
Ciudad de celebración: Albacete, España,
Fecha de celebración: 18/09/2006
Rafael Ubal Tena; Julio Sahuquillo Borrás; Salvador Vicente Petit Martí; Pedro Juan López Rodríguez. "Actas". pp. 19 - 24. Universidad de Castilla La Mancha - Albacete, ISSN 84-690-0551-0
- 91 Título del trabajo:** Fair congestion management in MINs
Nombre del congreso: XVII Jornadas de Paralelismo
Ciudad de celebración: Albacete, España,
Fecha de celebración: 18/09/2006
JOAN LLUIS FERRER PEREZ; María Elvira Baydal Cardona; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas". pp. 217 - 222. Universidad de Castilla La Mancha - Albacete, ISSN 84-690-0551-0
- 92 Título del trabajo:** FT2EI: A Compact Fault-Tolerant Routing Strategy for Fat-trees with Exclusion Intervals
Nombre del congreso: XVII Jornadas de Paralelismo
Ciudad de celebración: Albacete, España,
Fecha de celebración: 18/09/2006
Crispín Gómez Requena; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas". pp. 157 - 162. Universidad de Castilla La Mancha - Albacete, ISSN 84-690-0551-0
- 93 Título del trabajo:** How does the selection function impact performance on fat-trees?
Nombre del congreso: XVII Jornadas de Paralelismo
Ciudad de celebración: Albacete, España,
Fecha de celebración: 18/09/2006
Francisco Gilabert Villamon; María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas". pp. 163 - 168. Universidad de Castilla La Mancha - Albacete, ISSN 84-690-0551-0
- 94 Título del trabajo:** Towards and Efficient Switch Architecture for High-Radix Switches
Nombre del congreso: Advanced Computer Architectures and Compilation for Embedded Systems (ACACES 2006)
Ciudad de celebración: L'Aquila, Italia,
Fecha de celebración: 26/07/2006
Gaspar Mora Porta; José Flich Cardo; José Francisco Duato Marín; María Elvira Baydal Cardona; Pedro Juan López Rodríguez; OLAV LYSNE. "Proceedings of ACACES 2006". pp. 257 - 260. HiPEAC Network of Excellence, ISSN 90 382 0981 9
- 95 Título del trabajo:** PCIQ: An Efficient and Cost-Effective Architecture for High-Radix Switches
Nombre del congreso: Advanced Networking and Communications Hardware Workshop (ANCHOR 2006)
Ciudad de celebración: Boston, Estados Unidos,
Fecha de celebración: 18/06/2006

José Flich Cardo; Gaspar Mora Porta; José Francisco Duato Marín; María Elvira Baydal Cardona; Pedro Juan López Rodríguez; OLAV LYSNE. "Proceedings of ANCHOR 2006". pp. 3 - 12. ISCA workshop proceedings,

- 96 Título del trabajo:** Dynamic power saving in fat-tree interconnection networks using on/off links
Nombre del congreso: 20th International Parallel and Distributed Processing Symposium (IPDPS)
Ciudad de celebración: Rodas, Grecia,
Fecha de celebración: 25/04/2006
Marina Alonso Díaz; Salvador Coll Arnau; Juan Miguel Martínez Rubio; Vicente Santonja Gisbert; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 19th International Parallel and Distributed Processing Symposium". pp. 1 - 9. IEEE Computer Society, ISSN 1-4244-0054-6
- 97 Título del trabajo:** An Effective Routing Strategy for Direct Interconnection Networks
Nombre del congreso: XVI Jornadas de Paralelismo (JP 2005)
Ciudad de celebración: Granada, España,
Fecha de celebración: 16/09/2005
María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas del CEDI 2005". pp. 165 - 172. Thomson Paraninfo, ISSN 84-9732-430-7
- 98 Título del trabajo:** MVCM: A Packet Marking/Validating Mechanism for Congestion Control in InfiniBand
Nombre del congreso: XVI Jornadas de Paralelismo (JP 2005)
Ciudad de celebración: Granada, España,
Fecha de celebración: 16/09/2005
JOAN LLUIS FERRER PEREZ; María Elvira Baydal Cardona; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas del CEDI 2005". pp. 189 - 196. Thomson Paraninfo, ISSN 84-9732-430-7
- 99 Título del trabajo:** REDUCCIÓN DEL CONSUMO DE POTENCIA EN REDES DE INTERCONEXIÓN CONSTRUIDAS CON CONMUTADORES DE ALTO GRADO
Nombre del congreso: XVI Jornadas de Paralelismo (JP 2005)
Ciudad de celebración: Granada, España,
Fecha de celebración: 16/09/2005
Marina Alonso Díaz; Juan Miguel Martínez Rubio; Vicente Santonja Gisbert; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas del CEDI 2005". pp. 181 - 188. Thomson Paraninfo, ISSN 84-9732-430-7
- 100 Título del trabajo:** A Memory-Effective Fault-Tolerant Routing Strategy for Direct Interconnection Networks
Nombre del congreso: 4th International Symposium on Parallel and Distributed Computing
Ciudad de celebración: Lille, Francia,
Fecha de celebración: 06/07/2005
María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 4th International Symposium on Parallel and Distributed Computing". pp. 341 - 348. IEEE Computer Society, ISSN 0-7695-2434-6
- 101 Título del trabajo:** A Memory-Effective Routing Strategy for regular Interconnection Networks
Nombre del congreso: 19th International Parallel and Distributed Processing Symposium (IPDPS)
Ciudad de celebración: Denver, Estados Unidos,
Fecha de celebración: 04/04/2005
María Engracia Gómez Requena; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the International Parallel and Distributed Processing Symposium". pp. 1 - 9. IEEE Computer Society, ISSN 0-7695-2312-9

- 102 Título del trabajo:** In-Order Packet Delivery in Interconnection Networks using Adaptive Routing
Nombre del congreso: 19th International Parallel and Distributed Processing Symposium (IPDPS)
Ciudad de celebración: Denver, Estados Unidos,
Fecha de celebración: 04/04/2005
Juan Carlos Martínez González; MICHIIHIRO KOIBUCHI; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the International Parallel and Distributed Processing Symposium". pp. 1 - 9. IEEE Computer Society, ISSN 0-7695-2312-9
- 103 Título del trabajo:** Power Saving in Regular Interconnection Networks Built with High-Degree Switches
Nombre del congreso: 19th International Parallel and Distributed Processing Symposium (IPDPS)
Ciudad de celebración: Denver, Estados Unidos,
Fecha de celebración: 04/04/2005
Marina Alonso Díaz; Juan Miguel Martínez Rubio; Vicente Santonja Gisbert; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the International Parallel and Distributed Processing Symposium". pp. 1 - 9. IEEE Computer Society, ISSN 0-7695-2312-9
- 104 Título del trabajo:** Enforcing in-order packet delivery in PC clusters using adaptive routing
Nombre del congreso: International Workshop on High Performance Grid Computing and Networking 2004
Ciudad de celebración: Tokio, Japón,
Fecha de celebración: 29/11/2004
Juan Carlos Martínez González; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Workshop on High Performance Computing and Networking 2004". pp. 78 - 81. International Information Institute, ISSN 4-901329-02-2
- 105 Título del trabajo:** An Efficient Fault-Tolerant Methodology for Direct Interconnection Networks
Nombre del congreso: XV Jornadas de Paralelismo
Ciudad de celebración: Almería, España,
Fecha de celebración: 17/09/2004
María Engracia Gómez Requena; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín; NILS AGNE NORDBOTTEN; Tor Skeie; OLAV LYSNE. "Actas de las XV Jornadas de Paralelismo". pp. 283 - 288. Servicio Publicaciones Universidad de Almería, ISSN 84-8240-714-7
- 106 Título del trabajo:** Providing fault-tolerance to infiniband networks
Nombre del congreso: XV Jornadas de Paralelismo
Ciudad de celebración: Almería, España,
Fecha de celebración: 17/09/2004
JOSÉ MIGUEL MONTAÑANA ALIAGA; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XV Jornadas de Paralelismo". pp. 265 - 271. Servicio Publicaciones Universidad de Almería, ISSN 84-8240-714-7
- 107 Título del trabajo:** Solving out-of-order packet delivery in interconnection networks using adaptive routing
Nombre del congreso: XV Jornadas de Paralelismo
Ciudad de celebración: Almería, España,
Fecha de celebración: 17/09/2004
Juan Carlos Martínez González; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XV Jornadas de Paralelismo". pp. 368 - 373. Servicio Publicaciones Universidad de Almería, ISSN 84-8240-714-7
- 108 Título del trabajo:** An Effective Fault-Tolerant Routing Methodology for Direct Networks
Nombre del congreso: 2004 International Conference on Parallel Processing (ICPP 2004)
Ciudad de celebración: Montreal, Quebec, Canada,

Fecha de celebración: 15/08/2004

María Engracia Gómez Requena; José Flich Cardo; Pedro Juan López Rodríguez; Antonio Robles Martínez; José Francisco Duato Marín; NILS AGNE NORDBOTTEN; OLAV LYSNE; Tor Skeie. "Proceedings of ICPP 2004". pp. 222 - 231. IEEE Computer Society, ISSN 0-7695-2197-5

109 Título del trabajo: LASH-TOR: A Generic Transition-Oriented Routing Algorithm

Nombre del congreso: Tenth International Conference on Parallel and Distributed Systems ICPADS

Ciudad de celebración: Newport Beach, California,

Fecha de celebración: 07/07/2004

Tor Skeie; OLAV LYSNE; José Flich Cardo; Pedro Juan López Rodríguez; Antonio Robles Martínez; José Francisco Duato Marín. "Proceedings of the Tenth International Conference on Parallel and Distributed Systems". pp. 595 - 604. IEEE Computer Society, ISSN 0-7695-2152-5

110 Título del trabajo: A transition-based fault-tolerant routing methodology for infiniband networks

Nombre del congreso: 18th International Parallel and Distributed Processing Symposium (IPDPS)

Ciudad de celebración: Santa Fe, Estados Unidos,

Fecha de celebración: 26/04/2004

JOSÉ MIGUEL MONTAÑANA ALIAGA; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the International Parallel and Distributed Processing Symposium IPDPS 2004". pp. 1 - 9. IEEE Computer Society, ISSN 0-7695-2132-0

111 Título del trabajo: Routing in InfiniBand Torus Network Topologies

Nombre del congreso: 2003 International Conference on Parallel Processing (ICPP 2003)

Ciudad de celebración: Kaohsiung, Taiwan, ROC,

Fecha de celebración: 06/10/2003

JOSÉ CARLOS SANCHO PITARCH; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Flich Cardo; José Francisco Duato Marín. "Proceedings of ICPP 2003". pp. 509 - 518. IEEE Computer Society, ISSN 0-7695-2017-0

112 Título del trabajo: A Progressive and Preventive Congestion Control Mechanism

Nombre del congreso: XIV Jornadas de Paralelismo

Ciudad de celebración: Madrid, España,

Fecha de celebración: 17/09/2003

María Elvira Baydal Cardona; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XIV Jornadas de Paralelismo". pp. 41 - 46. Universidad Carlos III de Madrid, ISSN 84-89315-34-5

113 Título del trabajo: Improving InfiniBand with Adaptive Routing

Nombre del congreso: XIV Jornadas de Paralelismo

Ciudad de celebración: Madrid, España,

Fecha de celebración: 17/09/2003

Juan Carlos Martínez González; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XIV Jornadas de Paralelismo". pp. 161 - 166. Universidad Carlos III de Madrid, ISSN 84-89315-34-5

114 Título del trabajo: Líneas de Investigación en Tolerancia a Fallos

Nombre del congreso: XIV Jornadas de Paralelismo

Ciudad de celebración: Madrid, España,

Fecha de celebración: 17/09/2003

JOSÉ MIGUEL MONTAÑANA ALIAGA; María Engracia Gómez Requena; Antonio Robles Martínez; José Flich Cardo; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XIV Jornadas de Paralelismo". pp. 425 - 430. Universidad Carlos III de Madrid, ISSN 84-89315-34-5

- 115 Título del trabajo:** A Methodology to Reduce HOL Blocking in InfiniBand Networks
Nombre del congreso: 17th International Parallel and Distributed Processing Symposium (IPDPS)
Ciudad de celebración: Niza, Francia,
Fecha de celebración: 26/04/2003
María Engracia Gómez Requena; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the International Parallel and Distributed Processing Symposium". pp. 1 - 9. IEEE Computer Society, ISSN 0-7695-1926-1
- 116 Título del trabajo:** Supporting Fully Adaptive Routing in InfiniBand
Nombre del congreso: 17th International Parallel and Distributed Processing Symposium (IPDPS)
Ciudad de celebración: Niza, Francia,
Fecha de celebración: 26/04/2003
Juan Carlos Martínez González; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the International Parallel and Distributed Processing Symposium". pp. 1 - 9. IEEE Computer Society, ISSN 0-7695-1926-1
- 117 Título del trabajo:** Performance Evaluation of COWs under Real Parallel Applications
Nombre del congreso: Workshop on Communication Architecture for Clusters (CAC 2003)
Ciudad de celebración: Niza, Francia,
Fecha de celebración: 15/04/2003
JOSÉ CARLOS SANCHO PITARCH; Juan Carlos Martínez González; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Flich Cardo; José Francisco Duato Marín. "Proceedings of the International Parallel and Distributed Processing Symposium". pp. 1 - 9. IEEE Computer Society, ISSN 0-7695-1926-1
- 118 Título del trabajo:** Supporting Adaptive Routing in InfiniBand Networks
Nombre del congreso: 11th Euromicro Conference on Parallel, Distributed and Network-based Processing (PDP 2003)
Ciudad de celebración: Genova, Italia,
Fecha de celebración: 05/02/2003
Juan Carlos Martínez González; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Eleventh Euromicro Conference on Parallel, Distributed and Network-Based Processing, 2003. Proceedings.". pp. 165 - 172. IEEE Computer Society, ISSN 0-7695-1875-3
- 119 Título del trabajo:** Enhancing InfiniBand Switch Capabilities with Adaptive Routing
Nombre del congreso: XIII Jornadas de Paralelismo
Ciudad de celebración: Lérida, España,
Fecha de celebración: 11/09/2002
Juan Carlos Martínez González; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; JOSÉ CARLOS SANCHO PITARCH; José Francisco Duato Marín. "Actas de las XIII Jornadas de Paralelismo". pp. 329 - 334. Ediciones de la Universitat de Lleida, ISSN 84-8409-159-7
- 120 Título del trabajo:** Performance Evaluation of InfiniBand Networks with I/O Traces
Nombre del congreso: XIII Jornadas de Paralelismo
Ciudad de celebración: Lérida, España,
Fecha de celebración: 11/09/2002
María Engracia Gómez Requena; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XIII Jornadas de Paralelismo". pp. 341 - 346. Ediciones de la Universitat de Lleida, ISSN 84-8409-159-7
- 121 Título del trabajo:** Effective Methodology for Deadlock-Free Minimal Routing in InfiniBand Networks
Nombre del congreso: 2002 International Conference on Parallel Processing (ICPP 2002)
Ciudad de celebración: Vancouver, Canada,

Fecha de celebración: 01/08/2002

JOSÉ CARLOS SANCHO PITARCH; Antonio Robles Martínez; José Flich Cardo; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 2002 International Conference on Parallel Processing (ICPP 2002)". pp. 409 - 418. IEEE Computer Society, ISSN 0-7695-1677-7

122 Título del trabajo: Analyzing the Influence of Virtual Lanes on the Performance of InfiniBand Networks

Nombre del congreso: Workshop on Communication Architecture for Clusters (CAC 2002)

Ciudad de celebración: Florida, Estados Unidos,

Fecha de celebración: 15/04/2002

JOSÉ CARLOS SANCHO PITARCH; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 2002 Workshop on Communication Architecture for Clusters". pp. 1 - 9. IEEE Computer Society, ISSN 0-7695-1573-0

123 Título del trabajo: Increasing the Adaptivity of Routing Algorithms for k-ary n-cubes

Nombre del congreso: 10th Euromicro Workshop on Parallel, Distributed and Network-Based Processing (PDP 2002)

Ciudad de celebración: Islas Canarias, España,

Fecha de celebración: 09/01/2002

María Elvira Baydal Cardona; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 10th Euromicro Workshop". pp. 455 - 462. IEEE Computer Society Press, ISSN 0-7695-1444-8

124 Título del trabajo: Removing the latency overhead of the ITB mechanism in COWs with source routing

Nombre del congreso: 10th Euromicro Workshop on Parallel, Distributed and Network-Based Processing (PDP 2002)

Ciudad de celebración: Islas Canarias, España,

Fecha de celebración: 09/01/2002

José Flich Cardo; Manuel José Pérez Malumbres; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 10th Euromicro Workshop". pp. 463 - 470. IEEE Computer Society Press, ISSN 0-7695-1444-8

125 Título del trabajo: Control de la Congestión Basado en Tiempos de Transmisión

Nombre del congreso: XII Jornadas de Paralelismo

Ciudad de celebración: Valencia, España,

Fecha de celebración: 03/09/2001

María Elvira Baydal Cardona; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XII Jornadas de Paralelismo". pp. 123 - 129. Editorial de la UPV, ISSN 84-9705-043-6

126 Título del trabajo: Deadlock-Free Routing in InfiniBand through Destination Renaming

Nombre del congreso: 2001 International Conference on Parallel Processing (ICPP 2001)

Ciudad de celebración: Valencia, España,

Fecha de celebración: 03/09/2001

Pedro Juan López Rodríguez; José Flich Cardo; José Francisco Duato Marín. "Actas de la conferencia". pp. 427 - 434. IEEE Computer Society, ISSN 0-7695-1257-7

127 Título del trabajo: Evaluación de prestaciones de redes de interconexión para COWs con aplicaciones reales

Nombre del congreso: XII Jornadas de Paralelismo

Ciudad de celebración: Valencia, España,

Fecha de celebración: 03/09/2001

JOSÉ CARLOS SANCHO PITARCH; Juan Carlos Martínez González; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XII Jornadas de Paralelismo". pp. 149 - 154. Editorial de la UPV, ISSN 84-9705-043-6

- 128 Título del trabajo:** Performance evaluation of Up*/Down* routing using virtual channels for InfiniBand networks
Nombre del congreso: XII Jornadas de Paralelismo
Ciudad de celebración: Valencia, España,
Fecha de celebración: 03/09/2001
JOSÉ CARLOS SANCHO PITARCH; José Flich Cardo; Antonio Robles Martínez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XII Jornadas de Paralelismo". pp. 137 - 142. Editorial de la UPV, ISSN 84-9705-043-6
- 129 Título del trabajo:** Removing the Latency Overhead of the ITB Mechanism in COWs with Source Routing
Nombre del congreso: XII Jornadas de Paralelismo
Ciudad de celebración: Valencia, España,
Fecha de celebración: 03/09/2001
José Flich Cardo; Manuel José Pérez Malumbres; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XII Jornadas de Paralelismo". pp. 143 - 148. Editorial de la UPV, ISSN 84-9705-043-6
- 130 Título del trabajo:** A FIRST IMPLEMENTATION OF IN TRANSIT BUFFERS ON MYRINET GM SOFTWARE
Nombre del congreso: 15th International Parallel and Distributed Processing Symposium (IPDPS)
Ciudad de celebración: San Francisco, Estados Unidos,
Fecha de celebración: 23/04/2001
Salvador Coll Arnau; José Flich Cardo; Manuel José Pérez Malumbres; Pedro Juan López Rodríguez; José Francisco Duato Marín; Francisco José Mora Mas. "Proceedings of the 15th International Parallel and Distributed Processing Symposium IPDPS 2001". pp. 232 - 237. IEEE Computer Society, ISSN 0-7695-0990-8
- 131 Título del trabajo:** Improving Network Performance by Reducing Network Contention in Source-Based COWs with a Low Path-Computation Overhead
Nombre del congreso: 15th International Parallel and Distributed Processing Symposium (IPDPS)
Ciudad de celebración: San Francisco, Estados Unidos,
Fecha de celebración: 23/04/2001
José Flich Cardo; Pedro Juan López Rodríguez; Manuel José Pérez Malumbres; José Francisco Duato Marín. "Proceedings of the 15th International Parallel and Distributed Processing Symposium IPDPS 2001". pp. 1 - 8. IEEE Computer Society, ISSN 0-7695-0990-8
- 132 Título del trabajo:** A Congestion Control Mechanism for Wormhole Networks
Nombre del congreso: 9th Euromicro Workshop on Parallel and Distributed Processing (PDP 2001)
Ciudad de celebración: Mantua, Italia,
Fecha de celebración: 07/02/2001
María Elvira Baydal Cardona; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings Ninth Euromicro Workshop on Parallel and Distributed Processing, 2001". pp. 19 - 26. IEEE Computer Society, ISSN 0-7695-0987-8
- 133 Título del trabajo:** Combining In-Transit Buffers with Optimized Routing Algorithms to Boost the Performance of Networks with Source Routing
Nombre del congreso: 3rd International Symposium on High Performance Computing (ISHPC)
Ciudad de celebración: Tokio, Japón,
Fecha de celebración: 16/10/2000
José Flich Cardo; Pedro Juan López Rodríguez; Manuel José Pérez Malumbres; José Francisco Duato Marín. "High Performance Computing, ISHPC 2000". pp. 300 - 309. Springer-Verlag, ISSN 3-540-41128-3

- 134 Título del trabajo:** On the Influence of the Selection function on the Performance of Networks of Workstations
Nombre del congreso: 3rd International Symposium on High Performance Computing (ISHPC)
Ciudad de celebración: Tokio, Japón,
Fecha de celebración: 16/10/2000
Juan Carlos Martínez González; Federico Silla Jiménez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "High Performance Computing, ISHPC 2000". pp. 292 - 299. Springer-Verlag, ISSN 3-540-41128-3
- 135 Título del trabajo:** In-Transit Buffers: A Mechanism to Improve Performance of Networks with Source Routing
Nombre del congreso: XI Jornadas de Paralelismo
Ciudad de celebración: Granada, España,
Fecha de celebración: 11/09/2000
José Flich Cardo; Pedro Juan López Rodríguez; Manuel José Pérez Malumbres; José Francisco Duato Marín. "Actas de las XI Jornadas de Paralelismo". pp. 149 - 154. Universidad de Granada, ISSN 84-699-3003-6
- 136 Título del trabajo:** Mecanismo software para la recuperación de bloqueos en redes wormhole
Nombre del congreso: XI Jornadas de Paralelismo
Ciudad de celebración: Granada, España,
Fecha de celebración: 11/09/2000
Juan Miguel Martínez Rubio; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XI Jornadas de Paralelismo". pp. 125 - 130. Universidad de Granada, ISSN 84-699-3003-6
- 137 Título del trabajo:** On the use of selection functions in network of workstations
Nombre del congreso: XI Jornadas de Paralelismo
Ciudad de celebración: Granada, España,
Fecha de celebración: 11/09/2000
Juan Carlos Martínez González; Federico Silla Jiménez; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XI Jornadas de Paralelismo". pp. 143 - 148. Universidad de Granada, ISSN 84-699-3003-6
- 138 Título del trabajo:** Preventing saturation in wormhole networks: Evaluation of a new mechanism
Nombre del congreso: XI Jornadas de Paralelismo
Ciudad de celebración: Granada, España,
Fecha de celebración: 11/09/2000
María Elvira Baydal Cardona; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las XI Jornadas de Paralelismo". pp. 119 - 124. Universidad de Granada, ISSN 84-699-3003-6
- 139 Título del trabajo:** Improving the Performance of Regular Networks with Source Routing
Nombre del congreso: 2000 International Conference on Parallel Processing (ICPP'2000)
Ciudad de celebración: Toronto, Canada,
Fecha de celebración: 21/08/2000
José Flich Cardo; Pedro Juan López Rodríguez; Manuel José Pérez Malumbres; José Francisco Duato Marín. "Proceedings of the 2000 International Conference on Parallel Processing". pp. 353 - 361. IEEE Computer Society, ISSN 0-7695-0768-9
- 140 Título del trabajo:** Performance Evaluation of a New Routing Strategy for Irregular Networks with Source Routing
Nombre del congreso: 14th International Conference on Supercomputing (ICS)
Ciudad de celebración: Santa Fe, Estados Unidos,

Fecha de celebración: 08/05/2000

José Flich Cardo; Manuel José Pérez Malumbres; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 2000 ACM International Conference on Supercomputing". pp. 34 - 43. ACM Press, ISSN 1-58113-270-0

- 141 Título del trabajo:** A Simple and Efficient Mechanism to Prevent Saturation in Wormhole Networks
Nombre del congreso: 14th IEEE International Parallel & Distributed Processing Symposium (IPDPS 2000)
Ciudad de celebración: Cancun, Mexico,
Fecha de celebración: 01/05/2000
María Elvira Baydal Cardona; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 2000 International Symposium on Parallel and Distributed Processing". pp. 617 - 622. IEEE Computer Society Press, ISSN 0-7695-0574-0
- 142 Título del trabajo:** Improving Routing Performance in Myrinet Networks
Nombre del congreso: 14th IEEE International Parallel & Distributed Processing Symposium (IPDPS 2000)
Ciudad de celebración: Cancun, Mexico,
Fecha de celebración: 01/05/2000
José Flich Cardo; Manuel José Pérez Malumbres; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 2000 International Symposium on Parallel and Distributed Processing". pp. 27 - 32. IEEE Computer Society Press, ISSN 0-7695-0574-0
- 143 Título del trabajo:** Mecanismo FC3D para la recuperación de bloqueos en redes de interconexión wormhole
Nombre del congreso: X Jornadas de Paralelismo
Ciudad de celebración: La Manga del Mar Menor, España,
Fecha de celebración: 13/09/1999
Juan Miguel Martínez Rubio; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las X Jornadas de Paralelismo". pp. 247 - 252. Universidad de Murcia,
- 144 Título del trabajo:** Using Minimal Routing in Myrinet Networks
Nombre del congreso: X Jornadas de Paralelismo
Ciudad de celebración: La Manga del Mar Menor, España,
Fecha de celebración: 13/09/1999
José Flich Cardo; Manuel José Pérez Malumbres; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Actas de las X Jornadas de Paralelismo". pp. 235 - 240. Universidad de Murcia,
- 145 Título del trabajo:** Performance Evaluation of Networks of Workstations with Hardware Shared Memory Model using Execution-Driven Simulation
Nombre del congreso: 1999 International Conference on Parallel Processing (ICPP '99)
Ciudad de celebración: Aizu-Wakamatsu, Japón,
Fecha de celebración: 10/08/1999
José Flich Cardo; Manuel José Pérez Malumbres; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 1999 International Conference on Parallel Processing". pp. 146 - 153. IEEE Computer Society, ISSN 0-7695-0350-0
- 146 Título del trabajo:** Optimizing Network Throughput: Optimal versus Robust Design
Nombre del congreso: 7th Euromicro Workshop on Parallel and Distributed Processing (PDP '99)
Ciudad de celebración: Funchal, Portugal,
Fecha de celebración: 03/02/1999
Pedro Juan López Rodríguez; Rosa María Alcover Arandiga; José Francisco Duato Marín; Luisa Rosa Zúñica Ramajo. "Proceedings of the Seventh Euromicro Workshop on Parallel and Distributed Processing. PDP'99". pp. 45 - 52. IEEE Computer Society, ISSN 0-7695-0059-5

- 147 Título del trabajo:** Impact of buffer size on the efficiency of deadlock detection
Nombre del congreso: 5th International Symposium on High-Performance Computer Architecture (HPCA-5)
Ciudad de celebración: Orlando, Estados Unidos,
Fecha de celebración: 09/01/1999
Juan Miguel Martínez Rubio; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the Fifth International Symposium on High-Performance Computer Architecture". pp. 315 - 318. IEEE Computer Society Press, ISSN 0-8186-7695-4
- 148 Título del trabajo:** Edinet: An Execution Driven Interconnection Network Simulator for DSM
Nombre del congreso: 10th International Conference on Computer Performance Evaluation: Modelling Techniques and Tools (TOOLS 98)
Ciudad de celebración: Palma de Mallorca, España,
Fecha de celebración: 14/09/1998
José Flich Cardo; Pedro Juan López Rodríguez; Manuel José Pérez Malumbres; José Francisco Duato Marín. "Computer Performance Evaluation: modelling techniques and tools". pp. 336 - 339. Springer-Verlag (LNCS), ISSN 3-540-64949-2
- 149 Título del trabajo:** Técnicas de limitación en la inyección de mensajes aplicadas a la reducción de la frecuencia de bloqueos en redes de interconexión wormhole
Nombre del congreso: IX Jornadas de Paralelismo
Ciudad de celebración: Donostia, España,
Fecha de celebración: 02/09/1998
Juan Miguel Martínez Rubio; Pedro Juan López Rodríguez; José Francisco Duato Marín. "IX Jornadas de Paralelismo". pp. 27 - 34. Universidad del País Vasco,
- 150 Título del trabajo:** Un Simulador de Redes de Interconexión Dirigido por Ejecución para Sistemas DSM: EDINET
Nombre del congreso: IX Jornadas de Paralelismo
Ciudad de celebración: Donostia, España,
Fecha de celebración: 02/09/1998
José Flich Cardo; Pedro Juan López Rodríguez; Manuel José Pérez Malumbres; José Francisco Duato Marín. "IX Jornadas de Paralelismo". pp. 103 - 108. Universidad del País Vasco,
- 151 Título del trabajo:** DRIL: Dynamicaly Reduce Message Injection Limitation Mechanism for Wormhole Networks
Nombre del congreso: 1998 International Conference on Parallel Processing (ICPP '98)
Ciudad de celebración: Minneapolis, Estados Unidos,
Fecha de celebración: 10/08/1998
Pedro Juan López Rodríguez; Juan Miguel Martínez Rubio; José Francisco Duato Marín. "Proceedings of the 1998 International Conference on Parallel Processing". pp. 535 - 542. IEEE Computer Society, ISSN 0-8186-8650-2
- 152 Título del trabajo:** Recuperación de bloqueos en redes de interconexión wormhole
Nombre del congreso: IV Jornadas de Informática
Ciudad de celebración: Gran Canarias, España,
Fecha de celebración: 13/07/1998
Juan Miguel Martínez Rubio; Pedro Juan López Rodríguez; José Francisco Duato Marín. "ACTAS IV JORNADAS DE INFORMÁTICA". pp. 67 - 76. Alvaro Suarez. Grupo de Arquitectura y Concurrency, ISSN 84-87526-61-6

- 153 Título del trabajo:** A Very Efficient Distributed Deadlock Detection Mechanism for Wormhole Networks
Nombre del congreso: 4th International Symposium on High-Performance Computer Architecture (HPCA-4)
Ciudad de celebración: Las Vegas, Estados Unidos,
Fecha de celebración: 31/01/1998
Pedro Juan López Rodríguez; Juan Miguel Martínez Rubio; José Francisco Duato Marín. "Proceedings The Fourth International Symposium on High-Performance Computer Architecture". pp. 57 - 66. IEEE Computer Society, ISSN 0-8186-8323-6
- 154 Título del trabajo:** A Methodology for Optimal Interconnection Network Design
Nombre del congreso: 10th International Conference on Parallel and Distributed Computing Systems
Ciudad de celebración: Nueva Orleans, Estados Unidos,
Fecha de celebración: 30/10/1997
Rosa María Alcover Arandiga; Pedro Juan López Rodríguez; José Francisco Duato Marín; Luisa Rosa Zúnica Ramajo. pp. 81 - 84. Proceedings of the 10th Internati. Conferen. on Parallel an Distributed Computing Systems (PDCS'97), ISSN 1-880843-21-8
- 155 Título del trabajo:** Deadlock and Livelock Free Routing Protocols for Wave-Switching¿
Nombre del congreso: 11th International Parallel Processing Symposium (IPPS)
Ciudad de celebración: Ginebra, Suiza,
Fecha de celebración: 30/10/1997
José Francisco Duato Marín; Pedro Juan López Rodríguez. pp. 684 - 687. IEEE Computer Society Press, ISSN 0-8186-7792-9
- 156 Título del trabajo:** Diseño robusto en redes de interconexión para multicomputadores: Estudio de la productividad de la
Nombre del congreso: XXIII Congreso Nacional de Estadística e Investigación Operativa
Ciudad de celebración: Valencia, España,
Fecha de celebración: 30/10/1997
Rosa María Alcover Arandiga; Luisa Rosa Zúnica Ramajo; Pedro Juan López Rodríguez; José Francisco Duato Marín. pp. 121 - 122. DEPTO. ESTADISTICA E INVESTIGACION OPERATIVA (UV),
- 157 Título del trabajo:** LIFE: a Limited Injection, Fully adaptivE, Recovery-Based Routing Algorithm
Nombre del congreso: 4th International Conference on High Performance Computing (HiPC 1997)
Ciudad de celebración: Bangalore, India,
Fecha de celebración: 30/10/1997
José Francisco Duato Marín; Pedro Juan López Rodríguez; Juan Miguel Martínez Rubio. pp. 316 - 321. IEEE Computer Society Press, ISSN 0-8186-8067-9
- 158 Título del trabajo:** On the Reduction of Deadlock Frequency by Limiting Message Injection in Wormhole Networks¿¿
Nombre del congreso: Parallel Computer Routing and Communication Workshop (PCRCW '97)
Ciudad de celebración: Atlanta, Estados Unidos,
Fecha de celebración: 30/10/1997
Pedro Juan López Rodríguez; Juan Miguel Martínez Rubio; José Francisco Duato Marín. pp. 259 - 307. SPRINGER-VERLAY, ISSN 3-540-64571-3
- 159 Título del trabajo:** Meshes vs. Hypercubes: A case study for Distributed Shared-memory Multiprocessors.
Nombre del congreso: VIII Jornadas de Paralelismo
Ciudad de celebración: Cáceres, España,
Fecha de celebración: 10/09/1997



Manuel José Pérez Malumbres; Pedro Juan López Rodríguez; José Francisco Duato Marín; Juan Miguel Martínez Rubio. "Actas de las VIII Jornadas de Paralelismo". pp. 281 - 290. Universidad de Extremadura,

- 160 Título del trabajo:** Software-Based Deadlock Recovery Technique for True Fully Adaptive Routing in Wormhole Networks
Nombre del congreso: 1997 International Conference on Parallel Processing (ICPP '97)
Ciudad de celebración: Bloomington, Estados Unidos,
Fecha de celebración: 11/08/1997
Juan Miguel Martínez Rubio; Pedro Juan López Rodríguez; José Francisco Duato Marín. "Proceedings of the 1997 International Conference on Parallel Processing". pp. 182 - 189. IEEE Computer Society Press, ISSN 0-8186-8108-X
- 161 Título del trabajo:** A high performance router architecture for interconnection networks
Nombre del congreso: 1996 International Conference on Parallel Processing (ICPP '96)
Ciudad de celebración: Bloomington, Estados Unidos,
Fecha de celebración: 30/10/1996
José Francisco Duato Marín; Pedro Juan López Rodríguez; Federico Silla Jiménez. pp. 61 - 68. IEEE Computer Society Press, ISSN 0-8186-7623-X
- 162 Título del trabajo:** Interconnection Network Design: A Statistical Analysis of Interaction between Factors
Nombre del congreso: 4th Euromicro Workshop on Parallel and Distributed Processing (PDP '96)
Ciudad de celebración: Braga, Portugal,
Fecha de celebración: 30/10/1996
Rosa María Alcover Arandiga; Pedro Juan López Rodríguez; José Francisco Duato Marín; Luisa Rosa Zúñiga Ramajo. "Proceedings of 4th Euromicro Workshop on Parallel and Distributed Processing". pp. 211 - 218. IEEE Computer Society Press, ISSN 0-8186-7376-1
- 163 Título del trabajo:** Highly adaptive wormhole routing algorithms for n-dimensional torus
Nombre del congreso: Interconnection Networks and Mapping and Scheduling Parallel Computations (DIMACS 95)
Ciudad de celebración: Princeton, Estados Unidos,
Fecha de celebración: 30/10/1995
José Francisco Duato Marín; Pedro Juan López Rodríguez. pp. 87 - 104. American Mathematical Society, ISSN 0-8218-0238-0
- 164 Título del trabajo:** Bandwidth requirements for wormhole switches: A simple and efficient design
Nombre del congreso: 2nd Euromicro Workshop on Parallel and Distributed Processing (PDP '94)
Ciudad de celebración: Málaga, España,
Fecha de celebración: 30/10/1994
José Francisco Duato Marín; Pedro Juan López Rodríguez. "Proceedings. Second Euromicro Workshop on Parallel and Distributed Processing, 1994". pp. 377 - 384. IEEE Computer Society Press, ISSN 0-8186-5370-1
- 165 Título del trabajo:** Performance evaluation of adaptive routing algorithms for k-ary n-cubes
Nombre del congreso: Parallel Computer Routing and Communication Workshop (PCRCW '94)
Ciudad de celebración: Washington, Estados Unidos,
Fecha de celebración: 30/10/1994
José Francisco Duato Marín; Pedro Juan López Rodríguez. pp. 45 - 49. Springer-Verlag, ISSN 3-540-58429-3

- 166 Título del trabajo:** Deadlock-free adaptive routing algorithms for the 3D-torus: limitations and solutions
Nombre del congreso: International Conference on Parallel Architectures and Languages Europe (PARLE 93)
Ciudad de celebración: Munich, Alemania,
Fecha de celebración: 30/10/1993
Pedro Juan López Rodríguez; José Francisco Duato Marín. pp. 684 - 687. Springer-Verlag, ISSN 3-540-56891-3
- 167 Título del trabajo:** An Efficient Switch Design for Wormhole Networks
Nombre del congreso: International Workshop on Interconnection Networks (IWIN 95)
Ciudad de celebración: Luminy, Francia,
Fecha de celebración: 09/07/1993
Pedro Juan López Rodríguez; José Francisco Duato Marín; Ramón Pascual Mollá Vaya. "Proceedings of IWIN'93". pp. 21 - 21. University of Paris Sud,

Gestión de I+D+i y participación en comités científicos

Comités científicos, técnicos y/o asesores

- 1 Título del comité:** Enseñanza y Aprendizaje de Ingeniería de Computadoras = Teaching and Learning Computer Engineering. Tipo participación: Comité de edición. ISSN: 2173-8688
Fecha de inicio: 2020
- 2 Título del comité:** Enseñanza y Aprendizaje de Ingeniería de Computadoras = Teaching and Learning Computer Engineering. Tipo participación: Comité de edición. ISSN: 2173-8688
Fecha de inicio: 2019
- 3 Título del comité:** Enseñanza y Aprendizaje de Ingeniería de Computadoras = Teaching and Learning Computer Engineering. Tipo participación: Comité de edición. ISSN: 2173-8688
Fecha de inicio: 2018
- 4 Título del comité:** 4th IEEE International Workshop on High-Performance Interconnection Networks in the Exascale and Big-Data Era (HiPINEB 2018). Tipo participación: Miembro del comité científico
Fecha de inicio: 2018
- 5 Título del comité:** Enseñanza y Aprendizaje de Ingeniería de Computadoras = Teaching and Learning Computer Engineering. Tipo participación: Comité de edición. ISSN: 2173-8688
Fecha de inicio: 2017
- 6 Título del comité:** 3rd IEEE International Workshop on High-Performance Interconnection Networks in the Exascale and Big-Data Era (HiPINEB 2017). Tipo participación: Miembro del comité científico
Fecha de inicio: 2017
- 7 Título del comité:** Enseñanza y Aprendizaje de Ingeniería de Computadoras = Teaching and Learning Computer Engineering. Tipo participación: Comité de edición. ISSN: 2173-8688
Fecha de inicio: 2016
- 8 Título del comité:** 2nd IEEE International Workshop on High-Performance Interconnection Networks Towards the Exascale and Big-Data Era (HiPINEB 2016). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2016



- 9 Título del comité:** Enseñanza y Aprendizaje de Ingeniería de Computadoras = Teaching and Learning Computer Engineering. Tipo participación: Comité de edición. ISSN: 2173-8688
Fecha de inicio: 2015
- 10 Título del comité:** 1st IEEE International Workshop on High-Performance Interconnection Networks Towards the Exascale and Big-Data Era (HiPINEB 2015). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2015
- 11 Título del comité:** 11th IEEE/IFIP International Conference On Embedded and Ubiquitous Computing (EUC 2013). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2013
- 12 Título del comité:** 19th International European Conference on Parallel and Distributed Computing (Euro-Par 2013). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2013
- 13 Título del comité:** Parallel Computing. Tipo participación: Comité de edición. ISSN: 0167-8191
Fecha de inicio: 2011
- 14 Título del comité:** Parallel Computing. Tipo participación: Comité de edición. ISSN: 0167-8191
Fecha de inicio: 2011
- 15 Título del comité:** Parallel Computing. Tipo participación: Comité de edición. ISSN: 0167-8191
Fecha de inicio: 2011
- 16 Título del comité:** Parallel Computing. Tipo participación: Comité de edición. ISSN: 0167-8191
Fecha de inicio: 2011
- 17 Título del comité:** Parallel Computing. Tipo participación: Comité de edición. ISSN: 0167-8191
Fecha de inicio: 2011
- 18 Título del comité:** Parallel Computing. Tipo participación: Comité de edición. ISSN: 0167-8191
Fecha de inicio: 2011
- 19 Título del comité:** Parallel Computing. Tipo participación: Comité de edición. ISSN: 0167-8191
Fecha de inicio: 2011
- 20 Título del comité:** Parallel Computing. Tipo participación: Comité de edición. ISSN: 0167-8191
Fecha de inicio: 2011
- 21 Título del comité:** Parallel Computing. Tipo participación: Comité de edición. ISSN: 0167-8191
Fecha de inicio: 2010



- 22 Título del comité:** Parallel Computing. Tipo participación: Comité de edición. ISSN: 0167-8191
Fecha de inicio: 2009
- 23 Título del comité:** 2009 Workshop on Communication Architecture for Clusters (CAC 2009). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2009
- 24 Título del comité:** Parallel Computing. Tipo participación: Comité de edición. ISSN: 0167-8191
Fecha de inicio: 2008
- 25 Título del comité:** 2008 International Conference on Parallel Processing (ICPP 2008). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2008
- 26 Título del comité:** 2008 Workshop on Communication Architecture for Clusters. Tipo participación: Miembro del comité de programa
Fecha de inicio: 2008
- 27 Título del comité:** IEEE 22nd International Conference on Advanced Information Networking and Applications (AINA 2008). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2008
- 28 Título del comité:** Parallel Computing. Tipo participación: Comité de edición. ISSN: 0167-8191
Fecha de inicio: 2007
- 29 Título del comité:** 2007 International Workshop on Embedded System Architectures for Pervasive Devices and Computers. Tipo participación: Miembro del comité de programa
Fecha de inicio: 2007
- 30 Título del comité:** 5th International Symposium on Parallel and Distributed Processing and Applications (ISPA07). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2007
- 31 Título del comité:** IEEE 21st International Conference on Advanced Information Networking (AINA' 07). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2007
- 32 Título del comité:** 4th IEEE International Symposium on Embedded Computing (SEC-07). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2007
- 33 Título del comité:** Parallel Computing. Tipo participación: Comité de edición. ISSN: 0167-8191
Fecha de inicio: 2006
- 34 Título del comité:** Embedded Computer Systems: Architectures, MOdeling, and Simulation (SAMOS VI). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2006



- 35 Título del comité:** Parallel Computing. Tipo participación: Comité de edición. ISSN: 0167-8191
Fecha de inicio: 2005
- 36 Título del comité:** Parallel Computing. Tipo participación: Comité de edición. ISSN: 0167-8191
Fecha de inicio: 2004
- 37 Título del comité:** Parallel Computing. Tipo participación: Comité de edición. ISSN: 0167-8191
Fecha de inicio: 2003
- 38 Título del comité:** 2003 International Conference on Parallel Processing (ICPP 2003). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2003
- 39 Título del comité:** Parallel Computing. Tipo participación: Comité de edición. ISSN: 0167-8191
Fecha de inicio: 2002
- 40 Título del comité:** I Congreso nacional de comercio electrónico aplicado. Tipo participación: Miembro del comité de programa
Fecha de inicio: 2002
- 41 Título del comité:** Parallel Computing. Tipo participación: Editor jefe. ISSN: 0167-8191
Fecha de inicio: 2001
- 42 Título del comité:** XII Jornadas de Paralelismo. Tipo participación: Miembro del comité de programa
Fecha de inicio: 2001
- 43 Título del comité:** XII Jornadas de Paralelismo. Tipo participación: Miembro del comité de organización
Fecha de inicio: 2001
- 44 Título del comité:** 2001 International Conference on Parallel Processing (ICPP 2001). Tipo participación: Miembro del comité de programa
Fecha de inicio: 2001
- 45 Título del comité:** IV JORNADAS DE INFORMÁTICA. Tipo participación: Miembro del comité de programa
Fecha de inicio: 1998

Otros méritos

Consejos editoriales

- 1** **Nombre del Consejo editorial:** Enseñanza y Aprendizaje de Ingeniería de Computadoras = Teaching and Learning Computer Engineering
Entidad de afiliación: Universidad de Granada. Departamento de Arquitectura y Tecnología de Computadoras
Categoría profesional: Comité de edición
Fecha de inicio: 2020 **Duración:** 12 meses
- 2** **Nombre del Consejo editorial:** Enseñanza y Aprendizaje de Ingeniería de Computadoras = Teaching and Learning Computer Engineering
Entidad de afiliación: Universidad de Granada. Departamento de Arquitectura y Tecnología de Computadoras
Categoría profesional: Comité de edición
Fecha de inicio: 2019 **Duración:** 12 meses
- 3** **Nombre del Consejo editorial:** Enseñanza y Aprendizaje de Ingeniería de Computadoras = Teaching and Learning Computer Engineering
Entidad de afiliación: Universidad de Granada. Departamento de Arquitectura y Tecnología de Computadoras
Categoría profesional: Comité de edición
Fecha de inicio: 2018 **Duración:** 12 meses
- 4** **Nombre del Consejo editorial:** Enseñanza y Aprendizaje de Ingeniería de Computadoras = Teaching and Learning Computer Engineering
Entidad de afiliación: Universidad de Granada. Departamento de Arquitectura y Tecnología de Computadoras
Categoría profesional: Comité de edición
Fecha de inicio: 2017 **Duración:** 12 meses
- 5** **Nombre del Consejo editorial:** Enseñanza y Aprendizaje de Ingeniería de Computadoras = Teaching and Learning Computer Engineering
Entidad de afiliación: Universidad de Granada. Departamento de Arquitectura y Tecnología de Computadoras
Categoría profesional: Comité de edición
Fecha de inicio: 2015 **Duración:** 12 meses
- 6** **Nombre del Consejo editorial:** Enseñanza y Aprendizaje de Ingeniería de Computadoras = Teaching and Learning Computer Engineering
Entidad de afiliación: Universidad de Granada. Departamento de Arquitectura y Tecnología de Computadoras
Categoría profesional: Comité de edición
Fecha de inicio: 2014 **Duración:** 12 meses
- 7** **Nombre del Consejo editorial:** Parallel Computing
Entidad de afiliación: Elsevier
Categoría profesional: Comité de edición



Fecha de inicio: 2011

Duración: 12 meses

8 Nombre del Consejo editorial: Parallel Computing

Entidad de afiliación: Elsevier

Categoría profesional: Comité de edición

Fecha de inicio: 2011

Duración: 12 meses

9 Nombre del Consejo editorial: Parallel Computing

Entidad de afiliación: Elsevier

Categoría profesional: Comité de edición

Fecha de inicio: 2011

Duración: 12 meses

10 Nombre del Consejo editorial: Parallel Computing

Entidad de afiliación: Elsevier

Categoría profesional: Comité de edición

Fecha de inicio: 2011

Duración: 12 meses

11 Nombre del Consejo editorial: Parallel Computing

Entidad de afiliación: Elsevier

Categoría profesional: Comité de edición

Fecha de inicio: 2011

Duración: 12 meses

12 Nombre del Consejo editorial: Parallel Computing

Entidad de afiliación: Elsevier

Categoría profesional: Comité de edición

Fecha de inicio: 2011

Duración: 12 meses

13 Nombre del Consejo editorial: Parallel Computing

Entidad de afiliación: Elsevier

Categoría profesional: Comité de edición

Fecha de inicio: 2011

Duración: 12 meses

14 Nombre del Consejo editorial: Parallel Computing

Entidad de afiliación: Elsevier

Categoría profesional: Comité de edición

Fecha de inicio: 2011

Duración: 12 meses

15 Nombre del Consejo editorial: Parallel Computing

Entidad de afiliación: Elsevier

Categoría profesional: Comité de edición

Fecha de inicio: 2010

Duración: 12 meses

16 Nombre del Consejo editorial: Parallel Computing

Entidad de afiliación: Elsevier

Categoría profesional: Comité de edición

Fecha de inicio: 2009

Duración: 12 meses

17 Nombre del Consejo editorial: Parallel Computing

Entidad de afiliación: Elsevier

Categoría profesional: Comité de edición



Fecha de inicio: 2008

Duración: 12 meses

18 Nombre del Consejo editorial: Parallel Computing

Entidad de afiliación: Elsevier

Categoría profesional: Comité de edición

Fecha de inicio: 2007

Duración: 12 meses

19 Nombre del Consejo editorial: Parallel Computing

Entidad de afiliación: Elsevier

Categoría profesional: Comité de edición

Fecha de inicio: 2006

Duración: 12 meses

20 Nombre del Consejo editorial: Parallel Computing

Entidad de afiliación: Elsevier

Categoría profesional: Comité de edición

Fecha de inicio: 2005

Duración: 12 meses

21 Nombre del Consejo editorial: Parallel Computing

Entidad de afiliación: Elsevier

Categoría profesional: Comité de edición

Fecha de inicio: 2004

Duración: 12 meses

22 Nombre del Consejo editorial: Parallel Computing

Entidad de afiliación: Elsevier

Categoría profesional: Comité de edición

Fecha de inicio: 2003

Duración: 12 meses

23 Nombre del Consejo editorial: Parallel Computing

Entidad de afiliación: Elsevier

Categoría profesional: Comité de edición

Fecha de inicio: 2002

Duración: 12 meses

24 Nombre del Consejo editorial: Parallel Computing

Entidad de afiliación: Elsevier

Categoría profesional: Editor jefe

Fecha de inicio: 2001

Duración: 12 meses

Períodos de actividad investigadora

Nº de tramos reconocidos: 5

Entidad acreditante: Comisión Nacional Evaluadora de la Actividad Investigadora (CNEAI)



Acreditaciones/reconocimientos obtenidos

Descripción: Quinquenios

Nº de tramos reconocidos: 6

Resumen de otros méritos

- 1 Descripción del mérito:** Premio al mejor artículo en la 2001 International Conference on Parallel Processing
- 2 Descripción del mérito:** Evaluador proyectos Plan Nacional. Convocatoria INFRA Redes 2010. 2011
- 3 Descripción del mérito:** Participación en el desarrollo del simulador Multi2sim (<http://www.multi2sim.org> y <http://www.multi2sim.org/files/multi2sim.pdf>), empleado por gran cantidad de investigadores en el campo de la microarquitectura del procesador. 2010
- 4 Descripción del mérito:** Premio al mejor artículo, congreso Europar'2008. 2008
- 5 Descripción del mérito:** Premio al mejor artículo, congreso IPC'07. 2007
- 6 Descripción del mérito:** Premio al mejor artículo de estudiante, congreso ISPA'2007. 2007
- 7 Descripción del mérito:** Premio al mejor artículo del Architecture Track, IPDPS'2005. 2005
- 8 Descripción del mérito:** Premio al mejor artículo, congreso ICPP'2001. 2001