



- 1. Código:** 12411 **Nombre:** Fundamentos de sistemas digitales
- 2. Créditos:** 4,50 **--Teoría:** 2,25 **--Prácticas:** 2,25 **Carácter:** Obligatorio
- Titulación:** 190-Grado en Ingeniería de Tecnologías y Servicios de Telecomunicación
- Módulo:** 1-Módulo Común a la Rama de Telecomunicación **Materia:** 1-Electrónica
- Centro:** E.T.S.I. DE TELECOMUNICACIÓN

- 3. Coordinador:** Lidón Roger, José Vicente
- Departamento:** INGENIERÍA ELECTRÓNICA

4. Bibliografía

Diseño digital : principios y prácticas
Fundamentos de sistemas digitales
Digital design and computer architecture
Fundamentos de diseño lógico y de computadoras
Sistemas digitales : principios y aplicaciones

Wakerly, John F
Floyd, Thomas L
Harris, David Money | Harris, Sarah L
Mano, M. Morris
Tocci, Ronald J | Widmer, Neal S | Moss, Gregory L
Palnitkar, Samir

Verilog HDL : a guide to digital design and synthesis

5. Descripción general de la asignatura

Objetivos de la asignatura

Esta asignatura realiza una introducción al campo de la electrónica digital desde la tecnología electrónica subyacente hasta el diseño de sistemas combinacionales y secuenciales. La asignatura presenta un enfoque eminentemente práctico, tanto a nivel de diseño como de implementación de circuitos digitales.

Es necesario destacar que, siguiendo las últimas tendencias didácticas y demandas del mercado, la asignatura desarrolla una introducción al lenguaje de descripción hardware (HDL) Verilog, no como un punto específico del temario, sino como una herramienta, dado el grado de utilidad y penetración en el sector que ha experimentado.

Contextualización de la asignatura

Esta asignatura parte de los conceptos dados en la asignatura Fundamentos de Computadores del 1º cuatrimestre de la carrera, donde se dan las bases de los sistemas de numeración binarios, álgebra de Boole, circuitos combinacionales básicos y circuitos secuenciales básicos.

Posteriormente, en el 4º cuatrimestre se da la asignatura de SDP (Sistemas Digitales programables) que es la continuación natural de la asignatura, en SDP se continúa con los conocimientos y destrezas adquiridos en las prácticas mediante el lenguaje Verilog.

6. Conocimientos recomendados

- (12402) Dispositivos electrónicos
- (12410) Sistemas microprocesadores
- (12412) Sistemas digitales programables
- (12419) Fundamentos de computadores

La asignatura es una introducción a la tecnología digital. Es altamente recomendable haber cursado la asignatura de Fundamentos de Computadores para comprender el sistema de codificación binario y la asignatura de Dispositivos Electrónicos para entender el funcionamiento de los transistores (BJT/MOSFET) en modo conmutación.

Los contenidos que se desarrollan son fundamentales para seguir las asignaturas de Sistemas Microprocesadores (circuitos decodificadores y memorias) y Sistemas Digitales Programables (diseño y síntesis de sistemas digitales con Verilog).

7. Resultados

Resultados fundamentales

C09(ES) Capacidad de análisis y diseño de circuitos combinacionales y secuenciales, síncronos y asíncronos, y de utilización de microprocesadores y circuitos integrados

CG9(GE) Capacidad de trabajar en un grupo multidisciplinar y en un entorno multilingüe y de comunicar, tanto por escrito como de forma oral, conocimientos, procedimientos, resultados e ideas relacionadas con las telecomunicaciones y la electrónica.

C10(ES) Conocimiento y aplicación de los fundamentos de lenguajes de descripción de dispositivos de hardware.





7. Resultados

Competencias transversales

(5) Responsabilidad y toma de decisiones

- Actividades desarrolladas relacionadas con la adquisición de la competencia

La responsabilidad del estudiantado es la asistencia a las clases prácticas y la realización de todos los actos de evaluación (incluida las entregas propuestas por los profesores).

La toma de decisiones se tiene en cuenta en la realización de las prácticas, los alumnos deben decidir cuales son las mejores estructuras de programación y como solucionar los problemas que causan el mal funcionamiento de los circuitos y sistemas en las prácticas.

- Criterios de evaluación

Para la responsabilidad se llevará un registro de la asistencia a las prácticas y pruebas de evaluación.

Para la toma de decisiones, los profesores evaluarán durante las prácticas si se han tomado las decisiones adecuadas para el correcto desarrollo de las prácticas. Se propondrá la realización de un entregable que supondrá la ejecución de un proyecto simple, pero completo, el estudiantado debe saber como funciona y como se implementaría usando elementos comerciales, será necesario una búsqueda de información de varias fuentes para contrastar especificaciones, disponibilidad y precio.

Resultados de Aprendizaje Específicos

RA5.2 - Desarrollar y realizar trabajos e investigaciones, prácticas o experimentales, interpretando datos y extrayendo conclusiones fundamentadas en los principios de la disciplina

RA5.4 - Aplicar de manera efectiva técnicas relacionadas con la búsqueda bibliográfica y el uso de fuentes de datos fiables u otros sistemas de información.

8. Unidades didácticas

1. INTRODUCCIÓN A LA ELECTRÓNICA DIGITAL

1. Contenidos de la electrónica digital
2. Ejemplos de sistemas digitales
3. Ámbito de aplicación
4. Objetivos del curso

2. CIRCUITOS LÓGICOS DIGITALES. INTRODUCCIÓN A LENGUAJES DE DESCRIPCIÓN DEL HARDWARE

1. Álgebra de Boole
2. Puertas lógicas y circuitos lógicos
3. Introducción a VERILOG.

3. FAMILIAS LÓGICAS

1. Estructura interna de una Puerta Lógica
2. Características Estáticas y Dinámicas
3. Estructuras CMOS y TTL
4. Salidas Colector/Drenador Abierto
5. Salidas Alta Impedancia
6. Interconexión de familias lógicas.
7. Circuitos de entrada y salida.

4. SUBSISTEMAS COMBINACIONALES INTEGRADOS

1. Multiplexor
2. Codificadores y Decodificadores
3. Sumador/Restador
4. Comparador binario
5. Generador/Comprobador de paridad
6. Diseño de Sistemas Combinacionales con Verilog

5. SUBSISTEMAS SECUENCIALES INTEGRADOS

1. Circuitos monoestables, biestables y a estables
2. Introducción a las Máquinas Secuenciales Síncronas. Autómatas de Mealy y Moore
3. Análisis y síntesis de Máquinas de estados finitos.
4. Registros de desplazamiento
5. Contadores
6. Circuitos Generadores y Detectores de Secuencias
7. Ejemplos de Diseño Secuencial con Verilog

6. DISPOSITIVOS LOGICOS PROGRAMABLES





8. Unidades didácticas

1. Estructuras Plano AND/OR
2. Dispositivos ROM
3. Dispositivos PLA
4. Dispositivos PAL
5. Dispositivos CPLD
6. Memorias. Tipos, tamaños, organización y modos de direccionamiento.

7. Prácticas

1. Práctica 1: Introducción a Quartus Prime.
2. Práctica 2: Diseño Jerárquico y paramétrico con esquemas y Verilog.
3. Práctica 3: Descripción de circuitos combinacionales con Verilog.
4. Práctica 4: Diseño de sistemas secuenciales con Verilog (I). Introducción a los sistemas secuenciales.
5. Práctica 5: Diseño de sistemas secuenciales con Verilog (II). Registros de desplazamiento y sus aplicaciones.
6. Práctica 6: Diseño de sistemas secuenciales con Verilog (III): Contadores binarios y sus aplicaciones.

9. Método de enseñanza-aprendizaje

Las 6 sesiones de LABORATORIO son de 2h cada una. Las prácticas están relacionadas con los contenidos de teoría y son autocontenidas. Se dispondrá de un guion para cada práctica que contendrá ejercicios y cálculos a realizar con anterioridad a la práctica de laboratorio, así como el trabajo a desarrollar en el laboratorio. El trabajo en el laboratorio consistirá en el montaje, programación y recogida de datos según las pautas que indique el guion y el profesor.

UD	TA	SE	PA	PL	PC	PI	EVA	TP	TNP	TOTAL HORAS
1	1,00	--	0,00	0,00	--	--	0,00	1,00	2,00	3,00
2	3,00	--	1,00	0,00	--	--	0,25	4,25	8,00	12,25
3	4,00	--	2,00	0,00	--	--	0,25	6,25	10,00	16,25
4	4,00	--	2,00	0,00	--	--	0,25	6,25	12,00	18,25
5	7,00	--	3,50	0,00	--	--	0,25	10,75	18,00	28,75
6	3,50	--	2,00	0,00	--	--	0,25	5,75	10,00	15,75
7	--	--	0,00	12,00	--	--	2,00	14,00	24,00	38,00
TOTAL HORAS	22,50	--	10,50	12,00	--	--	3,25	48,25	84,00	132,25

UD: Unidad Didáctica. TA: Teoría de Aula. SE: Seminario. PA: Práctica de Aula. PL: Práctica de Laboratorio. PC: Práctica de Campo. PI: Práctica de Informática. EVA: Actividades de Evaluación. TP: Trabajo Presencial. TNP: Trabajo No Presencial.

10. Evaluación

Descripción

(15) Prueba práctica de laboratorio/campo/informática/aula

(14) Prueba escrita

Nº Actos	Peso (%)
3	30
2	70

Parte Teórica (peso total: 70 % de la asignatura)

- Examen escrito Parcial 1 (30 %): una prueba de preguntas de respuesta abierta que representa el 50% aproximado de los contenidos teórico-prácticos de la asignatura.

- Examen escrito Parcial 2 (40 %), se realiza al final de la asignatura. Una prueba de preguntas de respuesta abierta con la totalidad de contenidos teórico-prácticos de la asignatura.

Los exámenes escritos se realizarán en los días establecidos en el Calendario de la Escuela.

Parte Práctica (peso total: 30% de la asignatura)

- Evaluación de las prácticas (30%):

1 Examen práctico coincidiendo con los conocimientos del primer parcial (EP1). (Se hará una prueba de duración aproximada de 30 minutos individual). Esta prueba tendrá un peso de un 7.5 % de la nota final. (Este examen no tiene recuperación).

1 Pruebas prácticas al finalizar alguna de las prácticas 7.5 % (TL). (Estas pruebas no tienen recuperación).





10. Evaluación

1 Examen de prácticas de laboratorio EP2 con un peso del 15 %, englobará los conocimientos de todos los temas y de todas las prácticas realizadas. Se realizará mediante un examen de Laboratorio en la fecha indicadas por el calendario académico de la escuela coincidiendo con el 2º parcial (este examen no tiene recuperación). Este segundo examen servirá de recuperación o mejora de la nota sacada en el primer examen práctico EP1.

La nota de las prácticas se obtendrá aplicando la siguiente fórmula:

$$\text{Nota practicas (base 3)} = 0.075 \cdot \text{TL} + \text{maximo}((0.225 \cdot \text{EP2}), (0.075 \cdot \text{EP1} + 0.15 \cdot \text{EP2}))$$

Recuperación (peso total 70%):

En el período de recuperación establecido por la Escuela, Se hará una prueba cuyo peso será del 70 % del total de la asignatura. Se podrán recuperar cada uno de los parciales por separado

Si un alumno ha perdido el derecho a ser evaluado en un acto de evaluación por aplicación de la Normativa de convivencia universitaria y de régimen disciplinario de la Universitat Politècnica de València, no podrá acogerse a la evaluación continua y se le evaluará mediante una prueba final correspondiente a toda la asignatura que integrará todos los contenidos teórico-prácticos y que corresponderá a los pesos descritos en la recuperación.

No se contempla una evaluación distinta para los alumnos con dispensa de asistencia. Como puntualización, para los alumnos con dispensa de asistencia, las pruebas prácticas al finalizar alguna de las prácticas 7.5 % se acordaran entre el alumno y el profesor de prácticas el día más conveniente para la prueba, en el caso de que no se pudieran llevar a cabo estas pruebas, se le asignará como nota de las tareas de laboratorio (TL) la misma nota que saque en el examen práctico EP2.

En el caso de que un alumno esté aprobado y quiera subir nota en el acto de recuperación, deberá comunicarlo por escrito con una antelación igual superior a 3 días según el procedimiento que se determine. La nota que se utilizará para confeccionar la nota final será la máxima que se saque en cada uno de los parciales.

Para conseguir la Matrícula de Honor, al ser una asignatura impartida en 2 cuatrimestres, en 2 titulaciones distintas, se ponderará el número de estas según el número de alumnos matriculados en cada uno de los diferentes cuatrimestres. Tendrán prioridad los alumnos que hayan sacado más de un 9 en la convocatoria ordinaria sin recurrir a la recuperación. Si una titulación no cubre su cupo de matriculas de honor, se podrán usar estas en la otra titulación.

11. Porcentaje máximo de ausencia

<u>Actividad</u>	<u>Porcentaje</u>	<u>Observaciones</u>
Teoría Seminario	0	La ausencia máxima permitida es una de las 6 sesiones de prácticas. Se pasará parte de asistencia en todos los grupos de prácticas de laboratorio
Práctica Laboratorio	17	
Práctica Informática	0	
Práctica Campo	0	

