



1. Código: 12452 **Nombre:** Fundamentos de VLSI

2. Créditos: 4,50 **--Teoría:** 2,25 **--Prácticas:** 2,25 **Carácter:** Optativo

Titulación: 190-Grado en Ingeniería de Tecnologías y Servicios de Telecomunicación

Módulo: 5-Módulo de tecnología específica de Sistemas Electrónicos **Materia:** 12-Sistemas Electrónicos

Centro: E.T.S.I. DE TELECOMUNICACIÓN

3. Coordinador: Larrea Torres, Miguel Ángel
Departamento: INGENIERÍA ELECTRÓNICA

4. Bibliografía

Digital integrated circuits : a design perspective

Rabaey, Jan M.

Principles of CMOS VLSI design : a systems perspective

Weste, Neil H.E.

CMOS circuit design, layout and simulation

Baker, R. Jacob

5. Descripción general de la asignatura

Objetivos de la asignatura

Aunque la Tecnología COTS (Commercial off-the shelf) ha reducido el papel de los Circuitos Integrados de Aplicación Específica (ASICs) en la implantación de Sistemas Digitales no ha de olvidarse que, al impulso de la Economía de Escala, el desarrollo de la electrónica, incluso de los propios COTS, se basa en la Tecnología de Fabricación CMOS, de su capacidad de integración por escalado, y en las Técnicas de Diseño VLSI.

La asignatura Fundamentos de VLSI introduce al futuro ingeniero en el saber hacer multidisciplinar del diseño, fabricación y empleo de Circuitos Integrados (CIs), en principio Digitales, y sienta las bases para el diseño de CIs Mixtos (Microelectrónica Analógica y Mixta) y de Sistemas Microelectromecánicos. Fundamentos de VLSI es una asignatura estratégica cuyo dominio marca la diferencia entre el ingeniero electrónico mero usuario de la tecnología y aquel otro que la domina y puede crearla.

Para ello el alumno debe familiarizarse con las Técnicas Básicas de Diseño Digital VLSI (A Medida y SemiMedida) desde la entrada del diseño a su fabricación, pasando por su implantación o Diseño Físico, con la ayuda de CAD profesional (Cadence DFWII).

Sus prerrequisitos son las asignaturas Fundamentos de Sistemas Digitales y Sistemas Digitales Programables.

Contextualización de la asignatura

Dentro del actual Plan de Estudios del Grado en Ingeniería de Tecnologías y Servicios de Telecomunicación, la asignatura Fundamentos de VLSI supone una iniciación a disciplinas, tales como Tecnología de Materiales y Fabricación y el manejo de Herramientas de Diseño mediante Ordenador, asociados a la producción de circuitos integrados. Constituyen la base de la Tecnología VLSI incidiendo en la Modelización de Dispositivos Electrónicos, el Diseño Eléctrico y la Simulación Analógica de circuitos digitales en Tecnología CMOS. Es una asignatura única en lo referente al Diseño Físico o Layout para la Fabricación de circuitos sobre Silicio. Esencial para un ulterior desempeño en la materia

6. Conocimientos recomendados

(12402) Dispositivos electrónicos

(12403) Circuitos electrónicos

(12411) Fundamentos de sistemas digitales

7. Resultados

Resultados fundamentales

CG6(GE) Facilidad para el manejo de especificaciones, reglamentos y normas de obligado cumplimiento

SE5(ES) Capacidad de diseñar circuitos de electrónica analógica y digital, de conversión analógico-digital y digital-analógica, de radiofrecuencia, de alimentación y conversión de energía eléctrica para aplicaciones de telecomunicación y computación

SE3(ES) Capacidad de realizar la especificación, implementación, documentación y puesta a punto de equipos y sistemas, electrónicos, de instrumentación y de control, considerando tanto los aspectos técnicos como las normativas reguladoras correspondientes

9. Método de enseñanza-aprendizaje

Document signat electrònicament per Documento firmado electrónicamente por Electronically signed document by	UNIVERSITAT POLITÈCNICA DE VALÈNCIA	Data/Fecha/Date 06/06/2025	1 / 4	
Autenticitat verificable mitjançant Codi Segur Verificació Autenticidad verificable mediante Código Seguro Verificación Original document can be verified by Secure Verification Code	ALUHT5SM0BI https://sede.upv.es/e/Verificador			



7. Resultados

Competencias transversales

(5) Responsabilidad y toma de decisiones

- Actividades desarrolladas relacionadas con la adquisición de la competencia

Se adquiere la competencia mediante un Aprendizaje orientado a Proyectos.

La Asignatura plantea la realización de 4 Actividades que son Diseños Digitales VLSI que los alumnos, en Grupos de 2 de preferencia, deben resolver.

3 de ellos son Prácticas en gran medida dirigidas y el último un Proyecto tutorizado de mayor entidad, elegido de entre los propuestos por los profesores de la asignatura. En todos ellos, los alumnos habrán de aportar creatividad, iniciativa y demostrar tanto el dominio adquirido en la materia como la responsabilidad ante las decisiones adoptadas. Es en éste ámbito donde procede evaluar la competencia (5).

- Criterios de evaluación

Redacción del Informe del Proyecto de Diseño, Memoria escrita y Anexo Informático, y su Exposición y Examen Oral que permita una evaluación individualizada y constituye la última actividad docente al permitir señalar los aciertos y los errores cometidos y el grado de participación de los autores.

Resultados de Aprendizaje Específicos

RA5.2 - Desarrollar y realizar trabajos e investigaciones, prácticas o experimentales, interpretando datos y extrayendo conclusiones fundamentadas en los principios de la disciplina

8. Unidades didácticas

- Modelización de Dispositivos SPICE.
 - Introducción a SPICE.
 - Modelización Eléctrica del MOST (SPICE Level 2).
 - Estructuras MOS Digitales Básicas (.DC).
 - Otros Dispositivos SPICE.
- Tecnología de Fabricación CMOS.
 - Perspectiva Histórica de la Electrónica.
 - Proceso Básico de Fabricación CMOS.
 - Reglas de Diseño Geométricas. Aplicación a un Proceso Escalable MOSIS.
 - Efectos "Latch-Up" y ESD: Prevención en el Layout.
 - Otras Reglas de Diseño. Acabado del Dado.
 - Encapsulado y Bonding.
- Caracterización de circuitos CMOS.
 - Modelado de Interconexiones, régimen estático y dinámico.
 - Dimensionado y Temporización de Etapas CMOS.
 - Factores en la Estima de Potencia.
 - Efectos del Escalado.
- Síntesis de Circuitos Digitales CMOS.
 - Aproximación al Diseño VLSI.
 - Lógica Combinacional CMOS Estática y Dinámica.
 - Lógica Secuencial Síncrona. Temporización.
 - Introducción a los Sistemas Auto-Temporizados.
- Estructuras Regulares CMOS.
 - Introducción: Compiladores de Bloques.
 - Layouts Orientados y Matrices Lógicas
 - Memorias RAM/ROM.
 - Bloques Aritméticos y Data-Paths.
- Estrategias de Implantación de CIs Digitales.
 - Aproximaciones de Diseño.
 - Metodologías y Flujo de Diseño SemiMedida.
 - Síntesis Lógica.
 - Emplazamiento y Rutado.
 - Validación y Test de Circuitos Integrados.
- Prácticas de Laboratorio
 - 1ª Demo: Flujo de Diseño con Cadence (I) : Diseño Front-End o Eléctrico.
 - Práctica 1ª: Diseño de un Flip-Flop Tipo D Master-Slave (I): Front-End.



8. Unidades didácticas

3. Práctica 2ª: Diseño Front-End de un Circuito Dimensionado: Trigger Schmitt.
4. Práctica 3ª: Diseño Front-End de un Circuito de Lógica Dinámica.
5. 2ª Demo: Flujo de Diseño con Cadence (II): Diseño Back-End o Físico.
6. Práctica 4ª: Diseño de un Flip-Flop Tipo D Master Slave (II): Back-End.
7. 3ª Demo: Técnicas de Diseño Físico Jerárquico. Introducción al Diseño Semi-Custom.

9. Método de enseñanza-aprendizaje

En condiciones normales, de acuerdo a nuestra experiencia, la Enseñanza Presencial es la más adecuada para la formación Teórico-Práctica de la Asignatura. En relación a las Prácticas y Diseño, la asignatura forma al alumno en el dominio del Entorno Cadence DFII del que la UPV dispone de un Licencias EuroPractice. Los alumnos emplearán ese CAD profesional sobre ordenadores personales con Máquinas Virtuales Linux en el Laboratorio de la asignatura. Así, la Enseñanza Presencial ha sido, en Prácticas y Diseño, la única posibilidad hasta ahora y continúa siendo la preferible. Es por tal motivo que se requiere una asistencia obligatoria de los alumnos a las Prácticas de Laboratorio del 50%, llevando a cabo su control a lo largo de su desarrollo, recogido en el punto 7º de las Unidades Didácticas. Singularmente importantes son las dos primeras Sesiones de Demo.

Sin embargo, excepcionalmente, es posible adoptar la Enseñanza On Line como alternativa a las Clases de Aula mediante Clases en Directo y clases grabadas y atender dudas mediante Teams y PoliFormaT. También realizar las Prácticas de Laboratorio On-Line, haciendo accesible al alumno en su hogar un SW en principio licenciado sólo al Campus, como alternativa a las presenciales mediante el Servicio ETSIT CADENCE de la herramienta PoliLab. Éste y Teams permiten la docencia, tutorización y evaluación del dominio alcanzado por el alumno del CAD como nunca antes había sido posible, permitiendo una completa Formación Teórico-Práctica en remoto.

UD	TA	SE	PA	PL	PC	PI	EVA	TP	TNP	TOTAL HORAS
1	4,00	--	--	0,00	--	--	0,50	4,50	6,50	11,00
2	5,00	--	--	0,00	--	--	0,50	5,50	8,00	13,50
3	2,00	--	--	--	--	--	--	2,00	3,00	5,00
4	5,00	--	0,50	0,00	--	--	0,50	6,00	8,00	14,00
5	4,00	--	--	--	--	--	--	4,00	6,00	10,00
6	2,50	--	--	0,00	--	--	0,00	2,50	4,00	6,50
7	--	--	--	22,00	--	--	0,50	22,50	44,50	67,00
TOTAL HORAS	22,50	--	0,50	22,00	--	--	2,00	47,00	80,00	127,00

UD: Unidad Didáctica. TA: Teoría de Aula. SE: Seminario. PA: Práctica de Aula. PL: Práctica de Laboratorio. PC: Práctica de Campo. PI: Práctica de Informática. EVA: Actividades de Evaluación. TP: Trabajo Presencial. TNP: Trabajo No Presencial.

10. Evaluación

Descripción	Nº Actos	Peso (%)
(05) Trabajos académicos	2	30
(14) Prueba escrita	3	30
(09) Proyecto	1	40

La Evaluación de la Asignatura constará de tres partes fundamentales considerando el grado de conocimientos adquiridos, básicos y aplicados, y el trabajo desarrollado.

1) Teoría: 3 Pruebas Escritas (Tests PoliFormaT), en el Laboratorio, con un 10% cada una.

2) Práctica: 2 Trabajos Académicos correspondientes a las 4 Prácticas dirigidas, con un total del 30% de la Nota Final. El peso de cada Trabajo, o Entrega, dependerá de su grado de realización y del esfuerzo de Diseño: un 18% para la Entrega de las Prácticas 1 y 4 y un 12% para la de las Prácticas 2 y 3.

3) Diseño: 1 Proyecto (Diseño) transversal tutorizado, asignado al alumno de entre sus preferencias sobre los propuestos por los profesores de la Asignatura. Su calificación se basará en el Diseño, la Memoria Final y un Examen Oral que permita valorar la adquisición de las competencias recogidas en la asignatura y determinará el 40% restante.

Superar la Asignatura EXIGE completar el Ciclo de Diseño VLSI Full-Custom: esto es, completar un Diseño Físico fabricable de una parte significativa del Diseño. Así, se adopta una nota mínima de 4 para el Diseño. Será obligado completar el layout de una porción mayor que el 60% del Proyecto, donde "completar" es presentar un layout funcional y fabricable (sin violaciones de DRC). Si no fuera así y la nota final obtenida sin aplicar el mínimo fuera igual o superior a 5 puntos sobre 10, la calificación final de la asignatura será de 4 puntos

Será recuperable un 70% de la Calificación final:

Document signat electrònicament per Documento firmado electrónicamente por Electronically signed document by	UNIVERSITAT POLITÈCNICA DE VALÈNCIA	Data/Fecha/Date 06/06/2025	3 / 4
Autenticitat verificable mitjançant Codi Segur Verificació Autenticidad verificable mediante Código Seguro Verificación Original document can be verified by Secure Verification Code	ALUHT5SM0BI https://sede.upv.es/e/Verificador		



10. Evaluación

1) Teoría: 1 Prueba Escrita (Test PoliFormaT) de recuperación de las 3 anteriores y su 30% de la nota final. Si se trata de mejorar su calificación, el alumno deberá solicitarlo al profesor responsable de la asignatura vía eMail, al menos 3 días hábiles de la fecha de la prueba. Se escogerá la última calificación.

3) Diseño: Dado su peso, superior al 20%, el alumno podrá acogerse a una valoración preliminar de su trabajo con una antelación de 2 semanas sobre la fecha límite de entrega para su eventual mejora. Esta valoración le permitirá recuperar el 40% de la Nota Final asociada al Diseño. Lógicamente, se escogerá la última calificación.

Respecto a la Presencialidad, si bien se prefiere para los Actos de Evaluación (Tests PoliFormaT), la realización de las Prácticas-Demos y el Desarrollo y Evaluación del Diseño, disponiendo de 12 Licencias EUROPRACTICE del DIEo/UPV en su Laboratorio de MicroElectrónica, si no fuera posible, cabe servirse de PoliFormaT y del Servicio ETSIT-Cadence de la herramienta PoliLabs, para optar por una Docencia On-Line en el caso de alumnos con dispensa de asistencia. Por ello, para el alumno que se acogiera y obtuviera dispensa de asistencia, el sistema de evaluación sería el mismo que el propuesto para estudiantes sin dispensa.

Excepcionalmente, a iniciativa del alumno, cabría que éste desarrollara las Prácticas de Laboratorio o el Diseño mediante cualquier CAD de acceso libre que proponga siempre que el Profesor Responsable de la Asignatura estime el CAD suficiente y adecuado para completar el Flujo de Diseño VLSI (de Eléctrico a Físico) sobre una Tecnología CMOS fabricable, y desarrollando las mismas tareas tenga o no dispensa de asistencia.

Si un alumno ha perdido el derecho a ser evaluado en un acto de evaluación por aplicación de la Normativa de Convivencia Universitaria y de régimen disciplinario de la Universitat Politècnica de València, no podrá acogerse a la evaluación continua y se le evaluará mediante una prueba final correspondiente a toda la asignatura. En tal caso el examen teórico-práctico se realizará con iguales medios y exigencias que se usen en los actos ordinarios.

11. Porcentaje máximo de ausencia

<u>Actividad</u>	<u>Porcentaje</u>	<u>Observaciones</u>
Teoría Seminario	0	
Práctica Aula	0	
Práctica Laboratorio	40	La ausencia injustificada a una Práctica en el Laboratorio en la que se realice una de los 3 Pruebas Escritas implicará una Calificación Nula en tal Prueba.
Práctica Informática	0	
Práctica Campo	0	

